

I2C UVC

I2C UVC je univerzalna UVM komponenta koja implementira I2C master i *slave* agente prateći UVM 1.2 metodologiju.

1. Upotreba

- Instancirati `i2c_env` (po uzoru na `./examples/tests/i2c_test_base.sv`)
- Instancirati, podesiti odgovarajuća polja i proslediti konfiguracioni objekat pomoću `uvm_config_db`. Ukoliko se preskoči ovaj korak, koristiće se podrazumevana konfiguracija (jedan master agent). Da bi se dodali master i *slave* agenti pozivati metode `add_master` i `add_slave`, respektivno čiji su prototipi:

```
function void add_slave(uvm_active_passive_enum is_active = UVM_ACTIVE);  
function void add_master(uvm_active_passive_enum is_active = UVM_ACTIVE);
```

Odnosno potrebno im je proslediti da li kreirani agent treba da je aktivan ili pasivan.

- Importovati `i2c_pkg` u top modulu i povezati i proslediti interfejs (po uzoru na `./examples/i2c_test_top.sv`)
- Ukoliko je potrebno, povezati TLM port odgovarajućih monitora sa željenom komponentom (hijerarhijska putanje su: `<dato_ime_env>.slave.mon.item_collected_port` i `<dato_ime_env>.master.mon.item_collected_port`)
- Pokrenuti odgovarajuće sekvence (po uzoru na `./examples/tests/i2c_test_simple.sv`)
- Kopajlirati i pokrenuti simulaciju po uzoru na date skripte (`./sim/run_script.do`)

2. Struktura fajlova

I2C UVC sadrži sledeće foldere i fajlove:

- `./docs` : dokumentacija
 - `./docs/I2C_bus_specification.pdf`
 - `./docs/I2C_UVC.docx`
- `./sv` : UVM SystemVerilog sors kod
 - `./sv/i2c_config.sv`
 - `./sv/i2c_env.sv`
 - `./sv/i2c_if.sv`
 - `./sv/i2c_monitor.sv`
 - `./sv/i2c_pkg.sv`
 - `./sv/i2c_transaction.sv`
 - `./sv/i2c_types.sv`
 - `./sv/master` : master agent
 - `./sv/master/i2c_master_agent.sv`

- ./sv/master/i2c_master_config.sv
- ./sv/master/i2c_master_driver.sv
- ./sv/master/sequences : sekvence za master agenta
 - ./sv/master/sequences/i2c_master_base_seq.sv
 - ./sv/master/sequences/i2c_master_seq_lib.sv
 - ./sv/master/sequences/i2c_master_simple_seq.sv
- ./sv/slave : slave agent
 - ./sv/slave/i2c_slave_agent.sv
 - ./sv/slave/i2c_slave_config.sv
 - ./sv/slave/i2c_slave_driver.sv
 - ./sv/slave/sequences : sekvence za slave agenta
 - ./sv/slave/sequences/i2c_slave_base_seq.sv
 - ./sv/slave/sequences/i2c_slave_seq_lib.sv
 - ./sv/slave/sequences/i2c_slave_simple_seq.sv
- ./examples : primeri upotrebe
 - ./examples/i2c_test_top.sv
 - ./examples/tests : testovi
 - ./examples/tests/i2c_test_base.sv
 - ./examples/tests/i2c_test_lib.sv
 - ./examples/tests/i2c_test_simple.sv
- ./sim : skripte za pokretanje simulacije
 - ./sim/run.do

3. Napomene

- I2C UVC ne podržava rad sa više master i više *slave* agenata
- I2C UVC ne podržava produženi start
- I2C UVC ne podržava režim rada sa 10-obitnim adresama