

Univerzitet u Novom Sadu
Fakultet tehničkih nauka
Departman za energetiku, elektroniku i telekomunikacije
Katedra za elektroniku

MIKROPROCESORSKA ELEKTRONIKA

**Beleške sa predavanja
#09**

Pripremio: prof. dr Veljko Malbaša
Novi Sad, januar 2008. godine

Primena tajmera

Organizacija prekida

Mikrokontroler 8051 u osnovnoj konfiguraciji ima pet izvora prekida:

- INT0 i INT1, spoljni signali prekida,
- T0 i T1, prekidi sa tajmera 0 i 1, respektivno i
- prekid sa serijskog porta.

Nekoliko upravljačkih registara koristi se za konfigurisanje podsistema prekida. Na sledećem dijagramu prikazan je registar *IE* koji upravlja dozvolom odnosno maskiranjem prekida.

7	6	5	4	3	2	1	0
EA			ES	ET1	EX1	ET0	EX0

EA = 1, dozvola svih prekida	(EA = 0, zabrana svih prekida)
ES = 1, dozvola prekida sa serijskog porta	(ES = 0, zabrana prekida sa serijskog porta)
ET1 = 1, dozvola prekida sa tajmera 1	(ET1 = 0, zabrana prekida sa tajmera 1)
EX1 = 1, dozvola spoljnog prekida INT1	(EX1 = 0, zabrana prekida INT1)
ET0 = 1, dozvola prekida sa tajmera 0	(ET0 = 0, zabrana prekida sa tajmera 0)
EX0 = 1, dozvola prekida INT0	(EX0 = 0, zabrana prekida INT0)

Registar TCON, prikazan na sledećem dijagramu, koristi se za upravljanje tajmerima i dodatno upravljanje prekidima.

7	6	5	4	3	2	1	0
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

TF1 = 1, označava da tajmer 1 sa svih jedinica odbrojao na sve 0 (prekoračenje tajmera 1)
TR1 = 1, dozvola rada tajmera 1
TF0 = 1, označava da tajmer 0 sa svih jedinica odbrojao na sve 0 (prekoračenje tajmera 0)
TR0 = 1, dozvola rada tajmera 0
IE1 = 1, detektovana je aktivna ivica signala INT1
IT1 = 1, aktivna je opadajuća ivica signala INT1 (IT1=0, aktivna je rastuća ivica INT1)
IE0 = 1, detektovana je aktivna ivica signala INT0
IT0 = 1, aktivna je opadajuća ivica signala INT0 (IT0=0, aktivna je rastuća ivica INT0)

Mikrokontroler 8051 ima fiksirane vektore prekida tako da se početne adrese programa za obradu signala unapred određene i korisnik ne može da ih menja. Za svaki program za obradu prekida rezervisano je po 8 bajtova, što je u nekim slučajevima dovoljno. Ukoliko je program za obradu prekida veći od 8 bajtova, onda je potrebno instrukcijom programskog skoka preći na deo programa za obradu prekida koji se nalazi u slobodnom delu memorijskog prostora.

Na sledećem dijagramu prikazana je raspodela memorijskog prostora u početnom delu programske memorije i označeni delovi koji su rezervisani za programe za obradu prekida. Sa leve strane navedene su početna i krajnja adresa delova memorije u koje se smeštaju programi za obradu prekida.

002A	obrada prekida sa serijskog porta
0023	
0022	
001B	obrada prekida sa tajmera 1
001A	
0013	obrada prekida INT1
0012	
000B	obrada prekida sa tajmera 0
000A	
0003	obrada prekida INTO
0002	
0000	obrada signala Reset

Primer jednostavnog programa za obradu prekida

U ovom odeljku prikazan je jednostavan primer u kome glavni program dozvoljava prekid INT1, a program za obradu prekid dekrementira promenljivu *brojac*. Kada se promenljiva *brojac* dekrementira na nulu, glavni program zbranjuje prekide INT1.

```

brojac  SET  R2           ; R2 je brojač
        ORG  00H         ; ovde počinje glavni program
        LJMP pocetak

        ORG  0013H       ; početna adresa programa za obradu prekida INT1
        DEC  brojac       ; dekrementiranje brojača
        RETI

pocetak: MOV  brojac, #100 ; inicijalizacija brojača
        MOV  IP, #04H     ; inicijalizacija prekida INT1
        MOV  IE, #84H     ; dozvola prekida INT1

petlja:  MOV  A, brojac    ; čekati da se brojač dekrementira na 0
        JNZ  petlja

        MOV  IE, #80H     ; zabrana prekida INT1
        END

```

Tajmeri

Mikrokontroler 8051 u osnovnoj konfiguraciji ima dva 16-bitna tajmera, *T0* i *T1*, koji mogu da se koriste kao brojači spoljnih impulsa ili kao brojači unutrašnjih impulsa frekvencije koja je 12 puta manja od frekvencije sinhronizacionog signala.

Programiranje tajmera obavlja se upisivanjem upravljačkih informacija u 8-bitni registar *TMOD*. Svaki od dva tajmera sastoji se od dva registra, *TH* i *TL*, koji sadrže gornji i donji bajt brojača, respektivno.

Sledeći potprogram realizuje kašnjenje u trajanju od 20 ms (pod uslovom da je frekvencija sinhronizacionog signala jednaka 12 MHz).

```

k20ms:  MOV  TMOD, #10H    ; izbor načina rada tajmera T1
        CLR  TF1          ; brisanje bita za prekoračenje tajmera T1
        MOV  TH1, #61H    ; inicijalizacija gornjeg bajta brojača T1
        MOV  TL1, #DFH    ; inicijalizacija donjeg bajta brojača T1
        SETB TF1          ; dozvola brojanja T1

petlja:  JNB  TF1, petlja   ; čekati na prekoračenje tajmera T1
        RET

```

Merenje širine pozitivnog impulsa

Tajmeri mogu da se konfigurišu tako da broje spoljne signale samo ako je ulazni signal *INT* na logičkoj jedinici. Ova vrsta rada tajmera pogodna je za merenje širine pozitivnih impulsa na ulazu *INT*.

Na primer, sledeći program koristi tajmer *T1* za merenje širine pozitivnog impulsa na ulazu *INT1*. Registri *R3* i *R2* koriste se za brojanje prekoračenja tajmera *T1*, a u registrima *R1* i *R0* na kraju programa upisuje se sadržaj brojača tajmera *T1*. Na kraju programa širina pozitivnog impulsa jednaka je 32-bitnom broju koji se nalazi u registrima *R3*, *R2*, *R1* i *R0* pomnoženom sa $12T$, gde je T trajanje jedne periode sinhronizacionog signala.

```

ORG 0013H ; program za obradu prekida INT1
DEC bint   ; dekrementiranje brojača prekida INT1
RETI

ORG 001BH ; početak programa za obradu prekida sa tajmera T1
LJMP tajm1 ; skok na program za obradu prekida T1

ORG 1000H
tajm1:  MOV  A, R2    ; inkrementiranje R3 i R2, koji sadrže broj prekoračenja T1
        ADD  A, #1
        MOV  R2, A
        MOV  A, R3
        ADDC A, #0
        MOV  R3, A
        RETI

ORG 1100H ; glavni program
SETB P3.3 ; konfigurisanje ulaza INT1
MOV TL1, #0 ; inicijalizacija brojača T1
MOV TH1, #0

MOV R2, #0 ; inicijalizacija brojača prekoračenja tajmera T1
MOV R3, #0

MOV R4, #0 ; brojač pozitivnih impulsa na ulazu INT1

```

```

MOV TMOD, #90H      ; konfigurisanje brojača T1
SETB IT1             ; izbor opadajuće ivice INT1 za generisanje prekida INT1
ORL IE, #8CH         ; dozvola prekida INT1 i tajmera T1
CLR TF1              ; brisanje prekoračenja tajmera T1
SETB TR1             ; dozvola rada tajmera T1

petlja: MOV A, R4      ; provera da li je završeno merenje
        JNZ petlja

        MOV R0, TL1    ;merenje završeno, rezultat u R3, R2, R1 i R0
        MOV R1, TH1
        END

```

Literatura

H.W. Huang, *Using the MCS-51 Microcontroller*, Oxford University Press, 2000.