

The background is a dark green field filled with a complex, stylized pattern of light green lines that resemble a circuit board or a network diagram. These lines are interconnected by small yellow circles, which are also arranged in vertical columns on the left and right sides of the image. The overall effect is a sense of digital connectivity and technology.

-Standardne kombinacione mreže -

Komparatori

- Komparatori su standardne kombinacione mreže koje vrše **poređenje dva binarna broja**, a izlazi komparatora daju informaciju o tome da li su brojevi jednaki ili nisu i o tome koji je odnos medju njima (tj. koji broj je veći).

$$A = a_{n-1}a_{n-2}..a_1a_0$$

$$B = b_{n-1}b_{n-2}..b_1b_0$$

- Najpre realizacija jednobitnog komparatora
 - Izlazi Out< i Out> daje informaciju da li je $A < B$ ili je $A > B$,
 - Pri odlučivanju razmatra se stanje na ilazima In <, In > koja su diktirana od strane prethodnog komparatora, koji je izvršio poređenje para bita većeg značaja.
1. $(In <) = 0, (In >) = 0$ označava da je $A = B$ na osnovu poređenja viših bita.
 2. $(In <) = 0, (In >) = 1$ označava da je $A > B$ na osnovu poređenja viših bita.
 3. $(In <) = 1, (In >) = 0$ označava da je $A < B$ na osnovu poređenja viših bita.
 4. $(In <) = 1, (In >) = 1$ je nedozvoljena kombinacija ulaza.

Komparatori

$In <$	$In >$	A_n	B_n	$Out <$	$Out >$
0	0	0	0	0	0
0	0	0	1	1	0
0	0	1	0	0	1
0	0	1	1	0	0
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	0	1
0	1	1	1	0	1
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	1	0
1	0	1	1	1	0
1	1	0	0	X	X
1	1	0	1	X	X
1	1	1	0	X	X
1	1	1	1	X	X

➤ U slučajevima 2 i 3 odluka o odnosu A i B je donešena na višem stupnju logike (na nekom od prethodnih komparatora), pa se prenosi na izlaz bez obzira na stanje na ulazima A_n i B_n

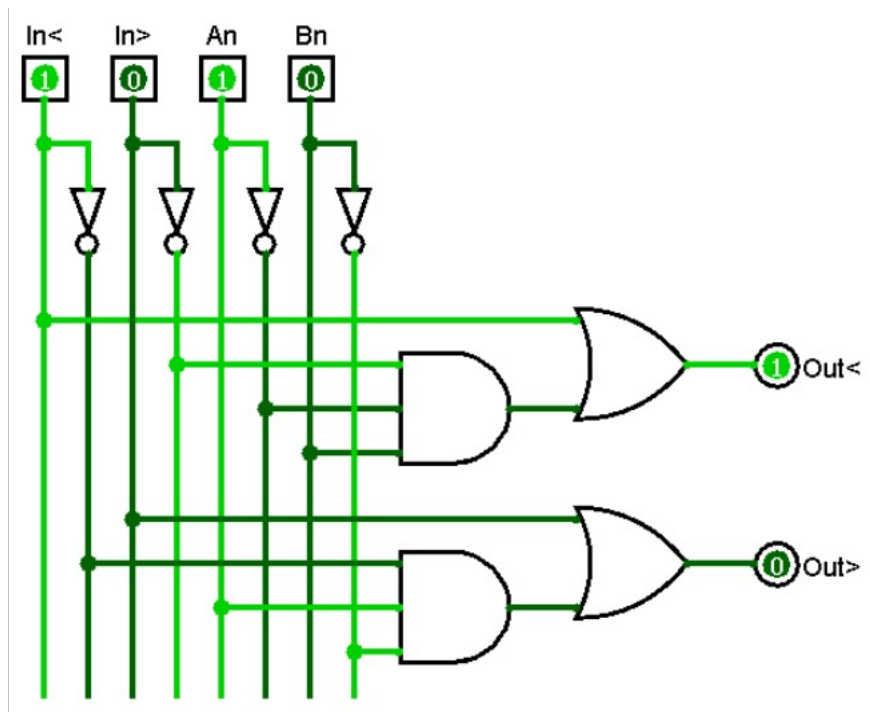
➤ U slučaju 1 odluka se donosi na osnovu stanja na ulazima A_n i B_n

➤ Funkcionalna tabela komparatora

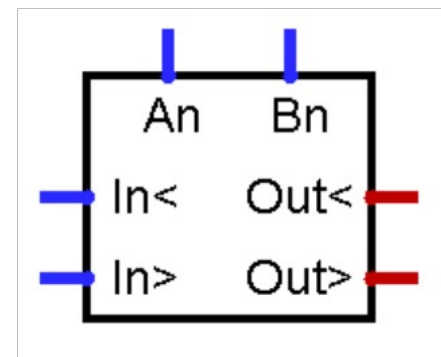
Komparatori

$$(Out <) = (In <) + \overline{In >} \cdot \overline{A_n} \cdot B_n$$

$$(Out >) = (In >) + \overline{In <} \cdot A_n \cdot \overline{B_n}$$



(a) Logička šema

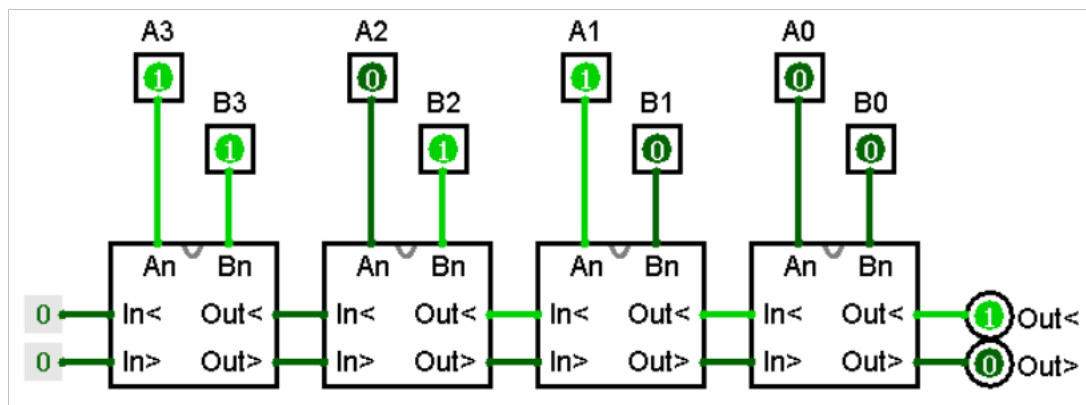


(b) Šematski simbol

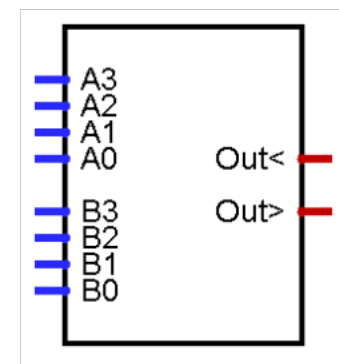
Slika 1: Jednabitni komparator

Komparatori

- Kaskadnim vezivanjem 4 jednobitna komparatora dobija se 4-bitni komparator



(a) Logička šema

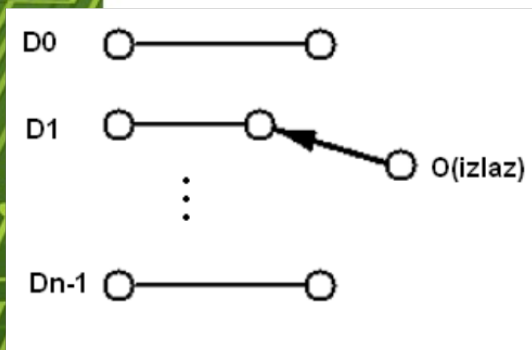


(b) Šematski simbol

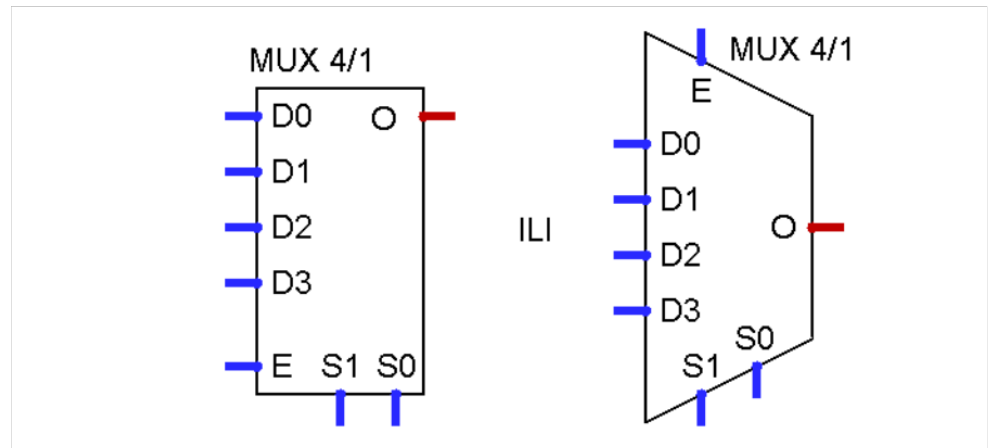
Slika 2: 4-bitni komparator

Multiplekseri

- Multiplekser je kombinaciona mreža koja ostvaruje funkciju višepoložajnog prekidača
- U svakom trenutku se stanje sa tačno jednog od ulaza prosleđuje na izlaz.
 - Informacioni ulazi $D_{n-1}, D_{n-2}, \dots, D_1, D_0$, pri čemu je broj ulaza $n = 2^m$
 - Selekcioni ulazi $S_{m-1}, \dots, S_1, S_0$
 - Signal dozvole E



(a) Princip rada MUX



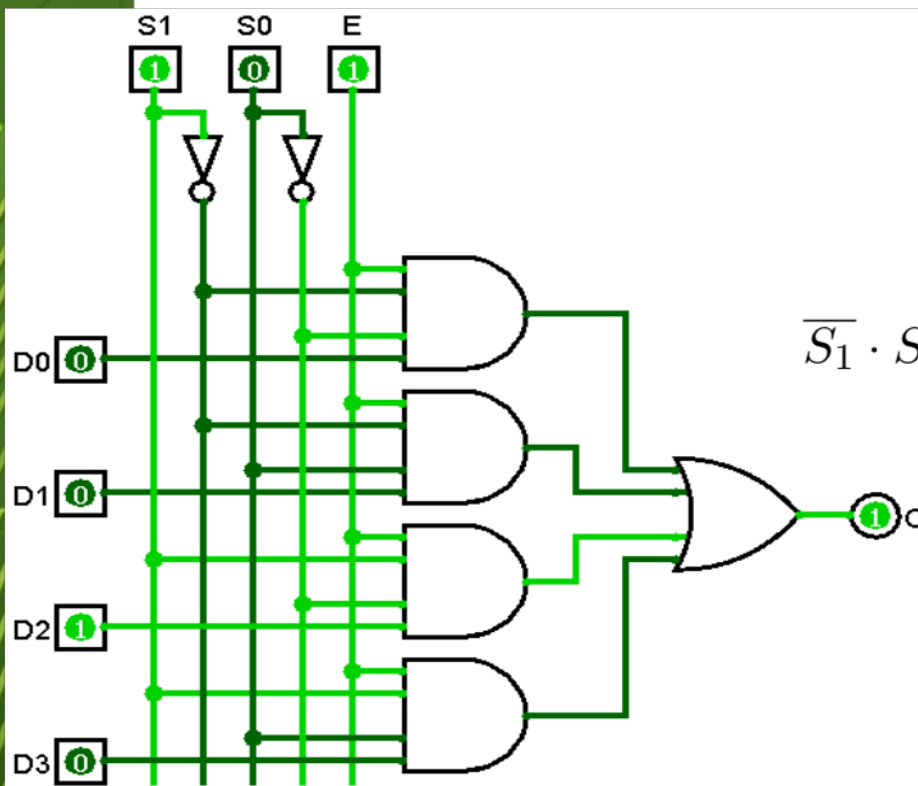
(b) Najčešće korišćeni šematski simboli MUX 4/1

Slika 3: Multiplekser

Multiplekseri

- MUX n/1, n- broj informacionih ulaza, $n=2^m$, m-broj selekcionih ulaza

$$O = E \cdot (\overline{S_{n-1}} \cdot \overline{S_{n-2}} \cdot \dots \cdot \overline{S_1} \cdot \overline{S_0} \cdot D_0 + \overline{S_{n-1}} \cdot \overline{S_{n-2}} \cdot \dots \cdot \overline{S_1} \cdot S_0 \cdot D_1 + \dots + S_{n-1} \cdot S_{n-2} \cdot \dots \cdot S_1 \cdot \overline{S_0} \cdot D_{n-2} + S_{n-1} \cdot S_{n-2} \cdot \dots \cdot S_1 \cdot S_0 \cdot D_{n-1})$$



➤ MUX 4/1

$$O = E \cdot (\overline{S_1} \cdot \overline{S_0} \cdot D_0 + \overline{S_1} \cdot S_0 \cdot D_1 + S_1 \cdot \overline{S_0} \cdot D_2 + S_1 \cdot S_0 \cdot D_3)$$

Demultiplekseri

- Suprotna funkcija od multipleksera DEMUX
- 1 ulaz, n izlaza – stanje sa ulaza se prenosi na onaj izlaz koji je određen kombinacijom na selekcionim ulazima (ostali su neaktivni 0)

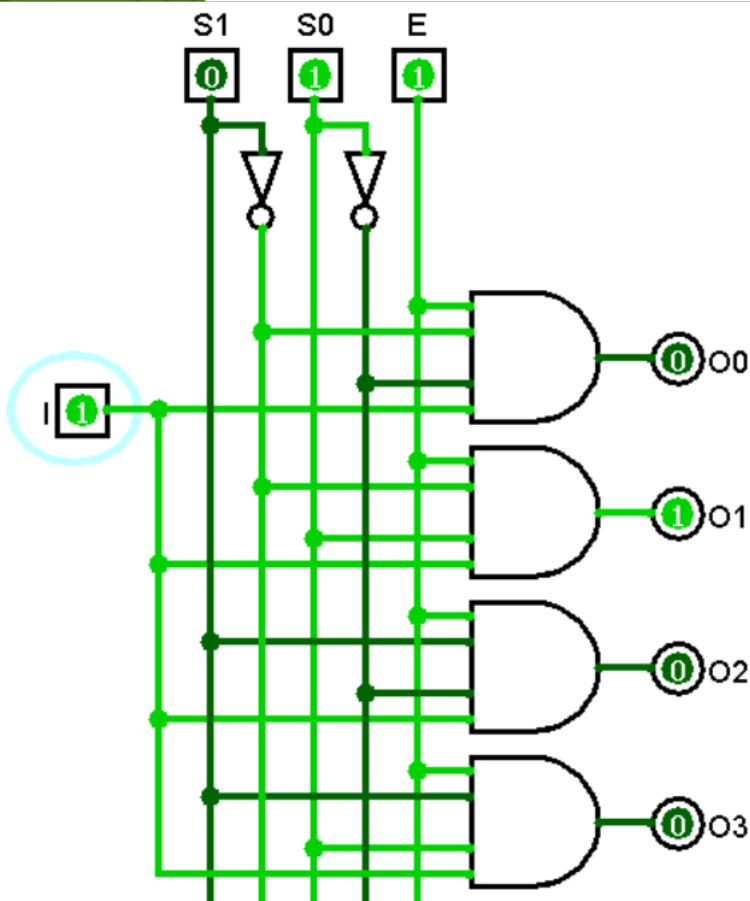
- **DEMUX 1/4**

$$O_0 = E \cdot \overline{S_1} \cdot \overline{S_0} \cdot I$$

$$O_1 = E \cdot \overline{S_1} \cdot S_0 \cdot I$$

$$O_2 = E \cdot S_1 \cdot \overline{S_0} \cdot I$$

$$O_3 = E \cdot S_1 \cdot S_0 \cdot I$$



Dekoderi

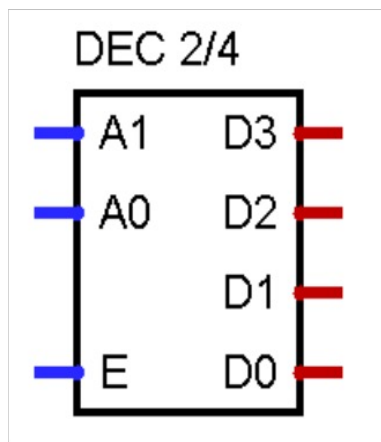
- Dekoder je kombinatorna mreža sa **m selekcionih** (adresnih) ulaza i **$n = 2^m$ izlaza**.
- Logika rada dekodera je takva da je u svakom trenutku **tačno jedan izlaz aktivan** i to onaj koji je određen kombinacijom na adresnim ulazima, dok su svi ostali izlazi neaktivni.

$$D_0 = E \cdot \overline{A_1} \cdot \overline{A_0}$$

$$D_1 = E \cdot \overline{A_1} \cdot A_0$$

$$D_2 = E \cdot A_1 \cdot \overline{A_0}$$

$$D_3 = E \cdot A_1 \cdot A_0$$



(a) Šematski simbol

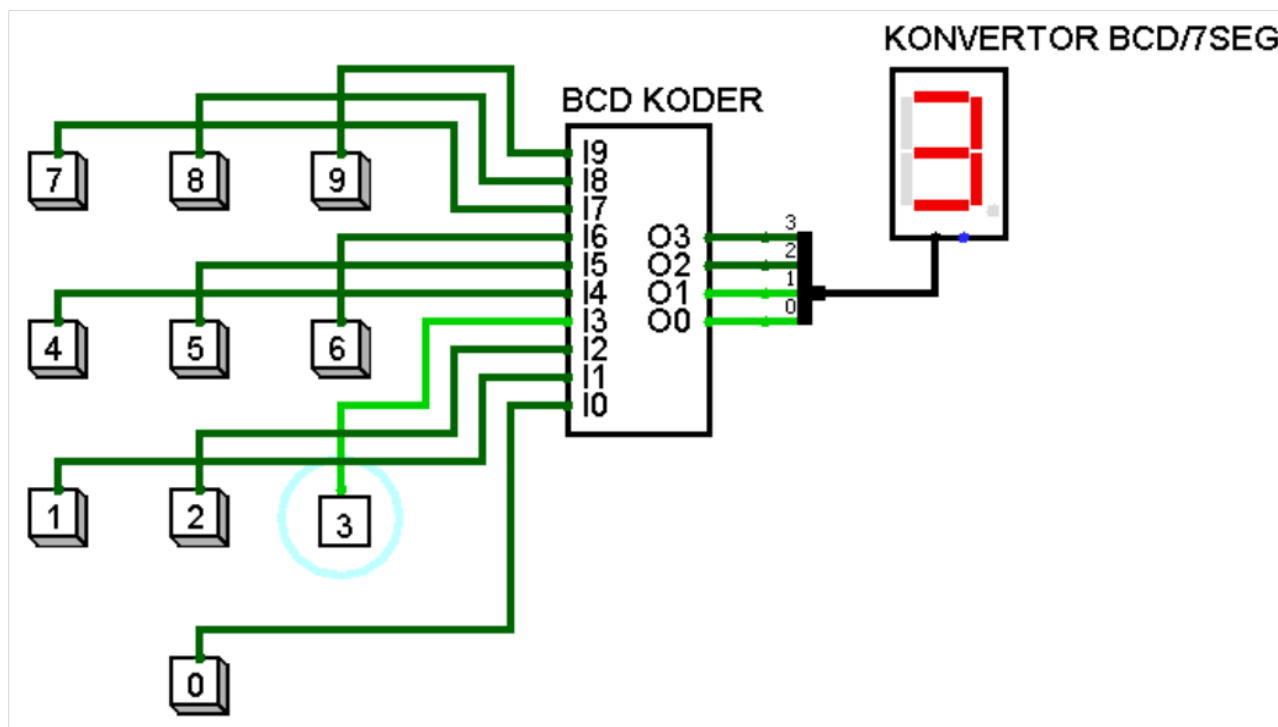
A_1	A_0	E	D_3	D_2	D_1	D_0
X	X	0	0	0	0	0
0	0	1	0	0	0	1
0	1	1	0	0	1	0
1	0	1	0	1	0	0
1	1	1	1	0	0	0

(b) Kombinatorna tabela

Slika 5: Dekoder DEC 2/4

Koderi

- Koder je kombinaciona mreža koja obavlja suprotnu operaciju od dekodera: na izlazima generiše kod koji odgovara onom ulazu koji je u datom trenutku aktivan. Ako koder ima 2^n ulaza i n izlaza, kaže se da je potpun.
- Nepotpuni koderi- broj ulaza manji od 2^n
- BCD koder- primer nepotpunog kodera
- BCD-Binary Coded Decimal je kod koji se koristi za predstavljanje decimalnih cifara, u kojem svaka decimalna cifra predstavljena sa tačno 4 bita
- 10 tastera povezanih na ulaz BCD kodera, primer: I3 generiše kod 0011
- Izlaz se vodi na mrežu koja upravlja 7SEG LED displejom



Slika 6: Primer primene BCD kodera

Koderi

- Pretpostavka da je u svakom trenutku aktivan samo jedan od ulaza
- **Prioritetni koder**- ulazi sa jedinstvenim nivoom prioriteta
- U slučaju da je više **ulaza istovremeno aktivno**, na izlazu se generiše kod koji odgovara **najvišem ulazu po prioritetu**
- **DV-izlaz**, data valid- izlaz validan, jedinica postoji barem na jednom od ulaza
- MSB- I_3 , LSB- I_0

I_3	I_2	I_1	I_0	O_1	O_0	DV
0	0	0	0	X	X	0
0	0	0	1	0	0	1
0	0	1	X	0	1	1
0	1	X	X	1	0	1
1	X	X	X	1	1	1

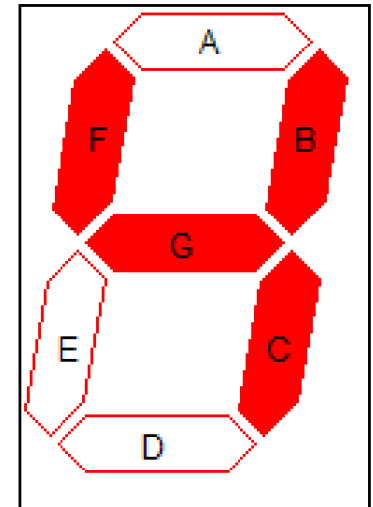
Tabela 2: Funkcionalna tabela prioritetnog kodera sa 4 ulaza

Konvertori koda

- Konvertori koda su kombinacione mreže sa proizvoljnim brojem ulaza i izlaza, koje vrše **konverziju iz jednog binarnog koda u drugi**
- Primer je mreža iz prethodnog primera sa 4 ulaza i 7 izlaza, koja BCD kod na ulazu konvertuje u kod koji aktivira odgovarajuće segmente na sedmosegmentnom LED displeju

Cifra	D_3	D_2	D_1	D_0	A	B	C	D	E	F	G
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1

(a) Kombinaciona tabela



(b) 7SEG displej

Slika 7: Konvertor koda BCD/7SEG

Konvertori koda

- Projektovanje ovakvog konvertora koda podrazumeva realizaciju 7 izlaznih funkcija (A..G), od kojih svaka ima 4 ulazne promenljive ($D_3::D_0$).
- Izlazna funkcije za upravljanje segmentom A.

		D_1D_0			
		00	01	11	10
D_3D_2	00	1	0	1	1
	01	0	1	1	1
	11	X	X	X	X
	10	1	1	X	X

$$A = \overline{D_2} \cdot \overline{D_0} + D_2 \cdot D_0 + D_1 + D_3$$

