



Sistem prekida

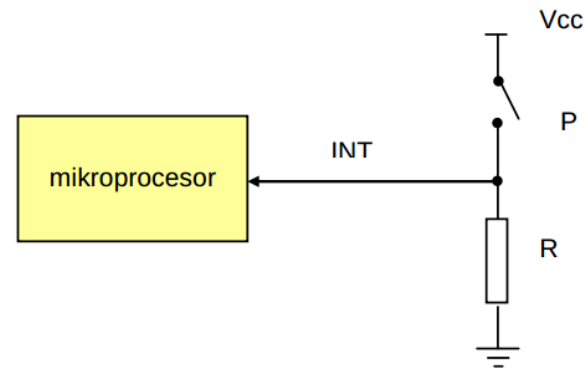
Katedra za elektroniku

Sistem prekida - osnovna ideja

- **Prekidi** predstavljaju mehanizam pomoću kojeg mikroprocesor, ili mikrokontroler može da odreaguje na pojedine događaje koji zahtevaju hitnu obradu. Ovo je pogotovo od značaja u vremenski kritičnim aplikacijama, gde vremena odziva moraju biti strikno ispoštovana.
- Podsystem prekida omogućava mikroprocesoru da pod dejstvom spoljnog ili unutrašnjeg događaja, prekine izvršavanje tekućeg programa i pređe na izvršavanje specijalizovanog potprograma namenjenog obradi tog događaja.
- U opštem slučaju, postoje 2 vrste prekida:
 - **Hardverski (eksterni)** - Izazvani od strane periferijskog uređaja sa kojim je procesor povezan. Tipično, procesor se obaveštava o zahtevu za prekidom putem specijalizovanog elektronskog signala (INT, engl. *Interrupt*). Primeri događaja koji izazivaju zahtev za prekidom: pritisak tastera na tastaturi, pomeranje miša i sl.
 - **Softverski (interni)** - Izazvan specifičnim stanjem procesora (npr. deljenjem nulom), ili specijalizovanom instrukcijom koja dovodi do pojave prekida (engl. *trap*).
- Svakom izvoru prekida dodeljuje se zaseban **potprogram za obradu**. Broj hardverskih prekida ograničen je brojem linija za zahteve za prekidom (engl. **IRQ** = *Interrupt Request*).
- Prekidi su uobičajeno korišćena tehnika u multitaskingu, pogotovo u aplikacijama koje rade u realnom vremenu.

Načini reagovanja na događaj

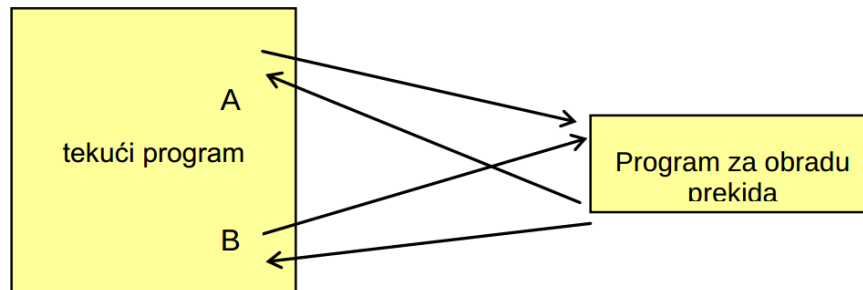
PRIMER: Neka je mikroprocesor povezan sa prekidačem, kao što je prikazano na slici. Potrebno je momentalno detektovati uključenje prekidača i u tom slučaju izvršiti odgovarajuću proceduru.



- Dva tipična pristupa rešavanju iznesenog problema su:
 1. Program se "vrti" u petlji tokom koje kontinualno proverava stanje ulazne linije i u slučaju detekcije logičke jedinice poziva specijalizovanu proceduru. Tokom izvršenja petlje, procesor nije u mogućnosti da obavlja neki drugi zadatak, što može znatno da umanjuje efikasnost sistema. Ovakav pristup se u programerskom žargonu naziva "prozivanje" (engl. *polling*).
 2. Pritisak tastera detektuje specijalizovana hardverska jedinica - kontroler prekida. U međuvremenu, procesor izvršava neki zadatak manje hitnosti. Kada se pojavi zahtev za prekidom, procesor automatski prekida trenutnu aktivnost, odrađuje potprogram za obradu prekida, nakon čega nastavlja sa izvršenjem programa od istog mesta gde se nalazio u trenutku pojave prekida.

Potprogram za obradu prekida

- Potprogram za obradu prekida je deo programskog koda koji se automatski poziva po nastanku zahteva za prekidom. Naziva se još i **prekidna rutina** (engl. *Interrupt Service Routine (ISR)*, *Interrupt Handler*).
- Program koji procesor izvršava onda kad anema prekida, u ovom kontekstu se naziva **tekući program**. Do prekida može doći tokom različitih faza izvršenja tekućeg programa. Instrukcija tokom čijeg izvršenja je nastao zahtev za prekidom naziva se **tačka prekida**.



- Potrebno je obezbediti mehanizam koji omogućava procesoru povratak u tačku prekida nakon izvršenja prekidne rutine. Ovo se postiže tako što se neposredno pre skoka na početak prekidne rutine trenutna vrednost programskog brojača (PC) koja predstavlja povratnu adresu, postavlja na stek.
- Na kraju prekidne rutine, povratna adresa se automatski očitava sa steka i smešta u programski brojač.

Višestruki izvori prekida

- U praksi je čest slučaj da postoje **višestruki izvori prekida** kao što su eksterni signali, serijski port, tajmeri i sl.
- U slučaju višestrukih izvora prekida, podsistem za prekide mora da obezbedi:
 - Potprograme (rutine) za obradu različitih prekida
 - Prepoznavanje izvora prekida
 - Rešavanje prioriteta prekida u slučaju istovremenog aktiviranja više prekidnih signala
 - Prelazak na rutinu koja odgovara izvoru prekida
 - Postupak u slučaju da se tokom obrade jednog prekida aktivira neki drugi signal prekida
- Kod AVR familije mikrokontrolera, svakom izvoru prekida pridružena su 2 bita posebne namene, koji pripadaju specijalizovanim kontrolnim registrima:
 - **Bit za maskiranje (dozvolu) prekida** - da bi prekid bio dozvoljen, ovaj bit mora biti setovan. Pored toga, mora biti setovan i bit I u okviru statusnog registra (SREG). Ukoliko je I = 0, svi prekidi su istovremeno zabranjeni.
 - **Indikator zahteva za prekidom (engl. *Interrupt Flag*)** - Ovaj bit se automatski setuje kada se desi događaj koji zahteva prekid.
- U odnosu na indikaciju zahteva, postoje dva osnovna tipa prekida:
 1. Prvi tip je izazvan događajem koji setuje indikator zahteva za prekidom. Ako u trenutku kada se događaj desio prekid nije bio dozvoljen, stanje indikatora se pamti i ostaje sve dok prekid ne bude dozvoljen, ili ako indikator ne bude resetovan softverski.
 2. Drugi tip izaziva zahtev za prekidom sve dok je prisutan uslov koji dovodi do njegove pojave. Ako taj uslov prestane pre nego što prekid bude dozvoljen, prekid se neće desiti sve do ponovne pojave uslova.

Prelazak na potprogram za obradu prekida

- Na najnižim adresama u programskoj memoriji nalaze se tzv. **vektori prekida**.
- Ukoliko je prekid dozvoljen (setovan je bit I u SREG registru i odgovarajući bit za dozvolu prekida), po pojavi zahteva za prekidom automatski se obavljaju sledeće akcije:
 - Bit I se automatski resetuje, čime dolazi do automatske zabrane svih ostalih prekida. Da bi bili omogućeni višestruki ugneždeni prekidi, potrebno je softverski setovati bit I u okviru prekidne rutine.
 - Indikator zahteva za prekidom se automatski resetuje (važi za prvi tip prekida).
 - Trenutna vrednost programskog brojača (PC) se postavlja na stek.
 - U PC se upisuje unapred određena adresa u okviru tabele vektora prekida. Na toj adresi nalazi se skok (instrukcija JMP) na početnu adresu prekidne rutine.
- Preporuka je da se na početku prekidne rutine trenutni kontekst (tj. sadržaji svih registara koji će u okviru nje biti korišćeni, uključujući statusni registar), bude sačuvan na steku. Na kraju prekidne rutine, obavlja se restauracija konteksta, odnosno povratak sadržaja registara koji su bili sačuvani na steku.
- Na kraju prekidne rutine nalazi se mašinska instrukcija RETI, koja obavlja dve akcije:
 - Automatski setuje bit I registra SREG.
 - Očitava povratnu adresu sa steka i upisuje je u PC.

Tabela vektora prekida mikrokontrolera ATmega328P

Br.	Adresa	Izvor prekida	Definicija prekida
1	0x0000	RESET	Eksterni pin za reset, reset prilikom gubitka napajanja,...
2	0x0002	INT0	Spoljašnji prekid 0
3	0x0004	INT1	Spoljašnji prekid 1
4	0x0006	PCINT0	Prekid izazvan promenom stanja na nekom od pinova
5	0x0008	PCINT1	Prekid izazvan promenom stanja na nekom od pinova
6	0x000A	PCINT2	Prekid izazvan promenom stanja na nekom od pinova
7	0x000C	WDT	Watchdog tajmer
8	0x000E	TIMER2 COMPA	Tajmer/brojač 2 poređenje sa registrom A
9	0x0010	TIMER2 COMPB	Tajmer/brojač 2 poređenje sa registrom B
10	0x0012	TIMER2 OVF	Tajmer/brojač 2 prekoračenje
11	0x0014	TIMER1 CAPT	Tajmer/brojač 1 hvatanje
12	0x0016	TIMER1 COMPA	Tajmer/brojač 1 poređenje sa registrom A
13	0x0018	TIMER1 COMPB	Tajmer/brojač 1 poređenje sa registrom B
14	0x001A	TIMER1 OVF	Tajmer/brojač 1 prekoračenje
15	0x001C	TIMER0 COMPA	Tajmer/brojač 0 poređenje sa registrom A
16	0x001E	TIMER0 COMPB	Tajmer/brojač 0 poređenje sa registrom B
17	0x0020	TIMER0 OVF	Tajmer/brojač 0 prekoračenje
18	0x0022	SPI, STC	SPI serijski transfer kompletiran
19	0x0024	USART,RX	USART Rx (prijem) kompletiran
20	0x0026	USART, UDRE	USART Tx prazan registar podataka
21	0x0028	USART, TX	USART Tx (slanje) kompletirano
22	0x002A	ADC	Analogno/digitalna konverzija završena
23	0x002C	EE READY	EEPROM spreman
24	0x002E	ANALOG COMP	Analogni komparator
25	0x0030	TWI	2-Wire Serijski interfejs
26	0x0032	SPM READY	Memorija za smeštanje programa spremna

- Položaj prekida u tabeli vektora ujedno određuje njegov prioritet, po principu niža adresa - viši prioritet.

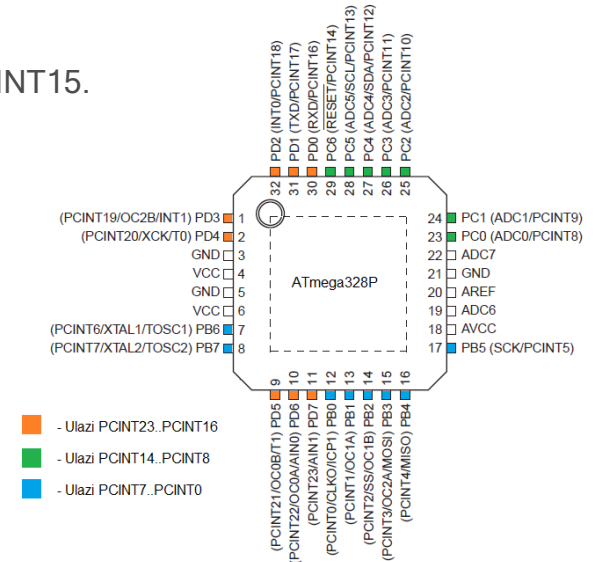
Kostur programa i prekidne rutine

Adresa	Labela	Kod	Komentar
0x0000		<code>jmp RESET</code>	<code>;skok na pocetak glavnog programa</code>
0x0002		<code>jmp EXT_INT0</code>	<code>;skok na rutinu eksternog prekida 0</code>
0x0004		<code>jmp EXT_INT1</code>	<code>;skok na rutinu eksternog prekida 1</code>
...			
0x0032		<code>jmp SPM_READY</code>	
0x0034	RESET:	<code>...</code>	<code>;glavni program</code>
...			
	EXT_INT0:	<code>push SREG</code>	<code>;kontekst (sadrzaji registara</code>
		<code>push Rx</code>	<code>;koji ce biti menjani)</code>
		<code>push Ry</code>	<code>;cuva se na steku</code>
		<code>...</code>	
		<code>sei</code>	<code>;I <- 1 dozvola ugnezenih prekida</code>
			<code>;(opciono)</code>
		<code>...</code>	<code>;telo prekidne rutine</code>
		<code>pop Ry</code>	<code>;restauracija konteksta</code>
		<code>pop Rx</code>	
		<code>pop SREG</code>	
		<code>reti</code>	<code>;povratak iz prekidne rutine</code>

Eksterni prekidi i prekidi izazvani promenom stanja pinova

- Eksterne prekide (engl. *External Interrupt*) mikrokontrolera ATmega328P izazivaju signali koji se dovode na pin INT1 (PD3), ili INT0 (PD2).
- Uslov za pojavu eksternog prekida može da bude opadajuća ivica, rastuća ivica, ili nizak nivo signala na odgovarajućem ulazu. Način okidanja prekida određuje se konfiguracionim bitima u okviru **EICRA** registra (engl. *External Interrupt Control register*).
- Pored toga, postoji mogućnost izazivanja jednog od 3 prekida promenom stanja (engl. *Pin Change Interrupt*) na bilo kojem od ulaza označenih sa **PCINT23..PCINT0**. Promena stanja podrazumeva promenu sa 0 na 1, ili obratno. Ova 3 izvora prekida funkcionišu na sledeći način:
 - **Prekid PCI2** može biti izazvan promenom stanja na bilo kom od odabranih pinova iz grupe PCINT23..PCINT16
 - **Prekid PCI1** može biti izazvan promenom stanja na bilo kom od odabranih pinova iz grupe PCINT14*..PCINT8
 - **Prekid PCI0** može biti izazvan promenom stanja na bilo kom od odabranih pinova iz grupe PCINT7..PCINT0

*Napomena: mikrokontroler ATmega328P nema ulaz PCINT15.



Kontrolni registar eksternih prekida A (EICRA)

EICRA – External Interrupt Control Register A

The External Interrupt Control Register A contains control bits for interrupt sense control.

Bit	7	6	5	4	3	2	1	0									
(0x69)	<table border="1"><tr><td>-</td><td>-</td><td>-</td><td>-</td><td>ISC11</td><td>ISC10</td><td>ISC01</td><td>ISC00</td></tr></table>								-	-	-	-	ISC11	ISC10	ISC01	ISC00	EICRA
-	-	-	-	ISC11	ISC10	ISC01	ISC00										
Read/Write	R	R	R	R	R/W	R/W	R/W	R/W									
Initial Value	0	0	0	0	0	0	0	0									

- Biti 7:4 - Neiskorišćeni bitovi. U slučaju očitavanja vrednosti registra, čitaju se kao 0.
- Biti 3, 2 - ICS11, ICS10: Bitovi za konfigurisanje načina okidanja eksternog prekida 1
- Biti 1, 0 - ICS01, ICS00: Bitovi za konfigurisanje načina okidanja eksternog prekida 0

ICSx1*	ICSx0*	Opis
0	0	Nizak nivo signala na ulazu INTx izaziva zahtev za prekidom
0	1	Bilo koja promena logičkog stanja na ulazu INTx izaziva zahtev za prekidom
1	0	Opadajuća ivica signala (↓) na ulazu INTx izaziva zahtev za prekidom
1	1	Rastuća ivica signala (↑) na ulazu INTx izaziva zahtev za prekidom

* $x \in \{1, 0\}$

Registri za dozvolu i indikaciju eksternih prekida (EIMSK i EIFR)

EIMSK – External Interrupt Mask Register

Bit	7	6	5	4	3	2	1	0	
0x1D (0x3D)	-	-	-	-	-	-	INT1	INT0	EIMSK
Read/Write	R	R	R	R	R	R	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Biti 7:2 - Neiskorišćeni biti. U slučaju očitavanja vrednosti registra, čitaju se kao 0.
- Bit 1 - INT1: Dozvola eksternog prekida 1.
- Bit 0 - INT0: Dozvola eksternog prekida 0.

EIFR – External Interrupt Flag Register

Bit	7	6	5	4	3	2	1	0	
0x1C (0x3C)	-	-	-	-	-	-	INTF1	INTF0	EIFR
Read/Write	R	R	R	R	R	R	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Biti 7:2 - Neiskorišćeni biti. U slučaju očitavanja vrednosti registra, čitaju se kao 0.
- Bit 1 - INTF1: Indikator zahteva za eksternim prekidom 1.
- Bit 0 - INTF0: Indikator zahteva za eksternim prekidom 0.

Registri za dozvolu i indikaciju prekida izazvanih promenom stanja pinova (PCICR i PCIFR)

PCICR – Pin Change Interrupt Control Register

Bit	7	6	5	4	3	2	1	0	
(0x68)	-	-	-	-	-	PCIE2	PCIE1	PCIE0	PCICR
Read/Write	R	R	R	R	R	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Biti 7:3 - Neiskorišćeni biti. U slučaju očitavanja vrednosti registra, čitaju se kao 0.
- Bit 2 - **PCIE2**: Dozvola prekida usled promene na nekom od pinova iz grupe PCINT23..PCINT16
- Bit 1 - **PCIE1**: Dozvola prekida usled promene na nekom od pinova iz grupe PCINT14..PCINT8
- Bit 0 - **PCIE0**: Dozvola prekida usled promene na nekom od pinova iz grupe PCINT7..PCINT0

Napomena: izbor kojim od pinova će biti dozvoljeno da promenom stanja izazovu prekid vrši se pomoću registara PCMSK2-PCMSK0.

PCIFR – Pin Change Interrupt Flag Register

Bit	7	6	5	4	3	2	1	0	
0x1B (0x3B)	-	-	-	-	-	PCIF2	PCIF1	PCIF0	PCIFR
Read/Write	R	R	R	R	R	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Biti 7:3 - Neiskorišćeni biti. U slučaju očitavanja vrednosti registra, čitaju se kao 0.
- Bit 2 - **PCIF2**: Indikator zahteva za prekidom usled promene na nekom od pinova iz grupe PCINT23..PCINT16
- Bit 1 - **PCIF1**: Indikator zahteva za prekidom usled promene na nekom od pinova iz grupe PCINT14..PCINT8
- Bit 0 - **PCIF0**: Indikator zahteva za prekidom usled promene na nekom od pinova iz grupe PCINT7..PCINT0

Registri za maskiranje pinova koji izazivaju prekid promenom stanja (PCMSK2..PCMSK0)

PCMSK2 – Pin Change Mask Register 2

Bit	7	6	5	4	3	2	1	0	
(0x6D)	PCINT23 PCINT22 PCINT21 PCINT20 PCINT19 PCINT18 PCINT17 PCINT16								PCMSK2
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Biti 7:0 - PCINT[23..16] : Biti za maskiranje ulaza PCINT23..PCINT16. Setovanjem bita, dozvoljava se da promena na odgovarajućem ulazu dovede do zahteva za prekidom PCI2.

PCMSK1 – Pin Change Mask Register 1

Bit	7	6	5	4	3	2	1	0	
(0x6C)	-	PCINT14	PCINT13	PCINT12	PCINT11	PCINT10	PCINT9	PCINT8	PCMSK1
Read/Write	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Bit 7 - Neiskorišćen bit. U slučaju očitavanja vrednosti registra, čita se kao 0.
- Biti 6:0 - PCINT[14..8] : Biti za maskiranje ulaza PCINT14..PCINT8. Setovanjem bita, dozvoljava se da promena na odgovarajućem ulazu dovede do zahteva za prekidom PCI1.

PCMSK0 – Pin Change Mask Register 0

Bit	7	6	5	4	3	2	1	0	
(0x6B)	PCINT7 PCINT6 PCINT5 PCINT4 PCINT3 PCINT2 PCINT1 PCINT0								PCMSK0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- Biti 7:0 - PCINT[7..0] : Biti za maskiranje ulaza PCINT7..PCINT0. Setovanjem bita, dozvoljava se da promena na odgovarajućem ulazu dovede do zahteva za prekidom PCI0.