

DIGITALNI GENERATOR PROIZVOLJNOG TALASNOG OBLIKA

PRIBOR

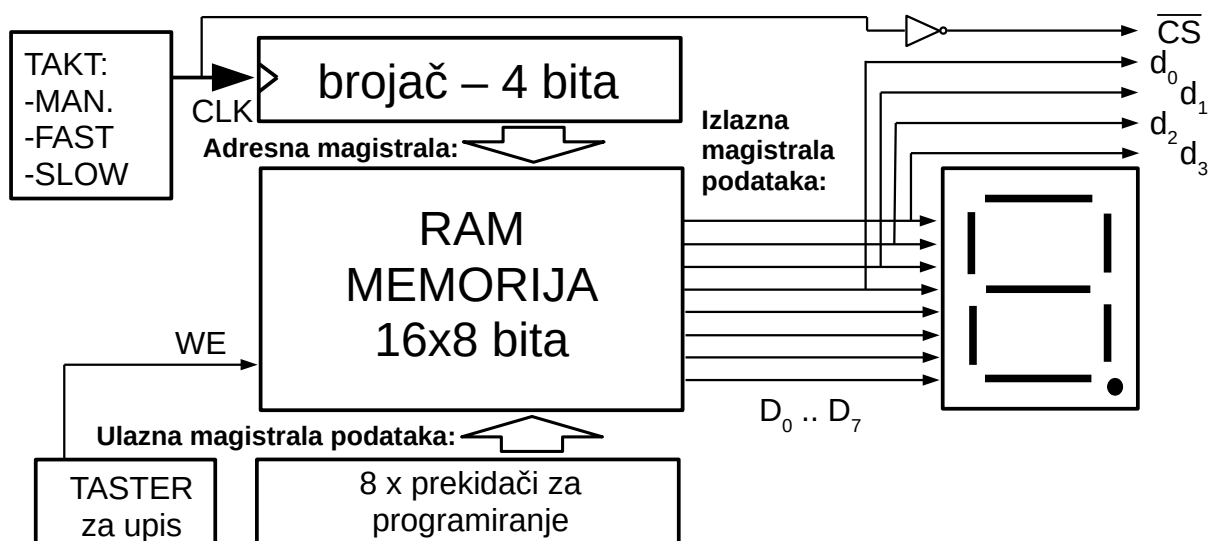
1. Texas Instruments: Analog System Lab Kit (ASLK) 1 kom.
2. Integrirano kolo DAC80Z-CBI-V 2 kom.
3. Digitalni sistem sa memorijom i displejem 1 kom.
4. Dvokanalni osciloskop 1 kom.
5. Kablovi sa priključnom pločom za dovođenje napajanja 1 kom.
6. Prilagodni kabl za priključenje generatora 1 kom.
7. Dovoljan broj provodnika za spajanje elemenata kola

NAPOMENA

Kao napajanje cele ploče u ovoj vežbi će se koristiti naponi od +12 V i -12 V! Digitalni sistem se napaja naponom od 5 V koji se dovodi sa posebnog priključka (izlaza) laboratorijskog izvora. Mase ova dva sistema napajanja neophodno je **kratko spojiti u jednoj proizvoljnoj tački** jer će u suprotnom doći do neispravnosti u radu ili čak oštećenja nekog od uređaja!

PREDMET VEŽBE

Na slici 1 prikazana je struktura digitalnog sistema sa RAM memorijom. Adresnu magistralu kontroliše izlaz 4-bitnog brojača koji selektuje jednu od 16 memorijskih reči koje statička RAM memorija može da uskladišti. Stanje brojača ne može direktno da se postavi (osim dovođenja na nultu adresu pomoću RESET tastera), njegovo stanje se menja sekvencijalno binarno težinskim brojanjem na gore u skladu sa takt signalom. Takt signal se može generisati na dva načina: manuelno – pritiskom na taster ili automatski pomoću ugrađenog oscilatora. Frekvencija oscilatora može imati dve frekvencije: visoku i nisku. Izvor takt signala kao i frekvencija automatskog takta biraju se odvojenim dvopoložajnim prekidačima. Na važeću adresu postavljenu na adresnoj magistrali moguće je ostvariti upis 8-bitnog podatka postavljenog mehaničkim prekidačima pritiskom na taster za upis. Na taj način se obavlja programiranje memorije. Upisani podatak ostaje očuvan u statičkoj RAM memoriji sve dok sistem ima napajanje.



Slika 1 Šematski prikaz strukture digitalnog sistema sa RAM memorijom

Radi lakšeg praćenja rada sa sistemom i prikaza upisanih podataka izlazna magistrala podataka RAM memorije je povezana na 7-segmentni displej sa decimalnom tačkom tako da se može pratiti stanje svakog bita upisanog podatka na izabranoj adresi. 4 niža bita podataka izvedena su na poseban konektor radi lakšeg pristupa i priključivanja na dodatna elektronska kola. Takođe, na osnovu takt signala brojača dobijen je i signal CS koji je niskog nivoa u intervalima kada je podatak

na izlaznog magistrali memorije stabilan i može poslužiti za upis tog podatka u neko leč kolo. U ovoj vežbi se taj signal ne koristi.

Programiranje memorije

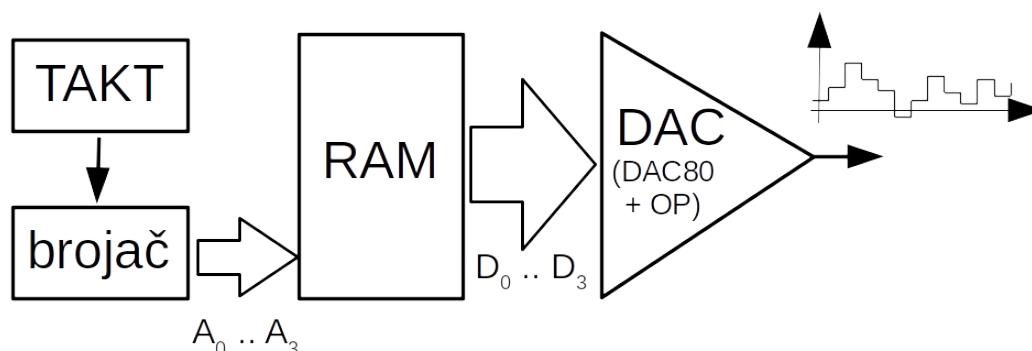
ZADACI

1. Programirati memoriju tako da na displeju daje karaktere 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, b, C, d, E, F redom. Za programiranje koristiti manuelni takt, a za proveru takt iz oscilatora niže frekvencije.
2. Programirati memoriju tako da na displeju daje karaktere koji redom daju ime jedne osobe iz grupe u skladu sa mogućnostima displeja. Decimalna tačka treba da se pali i gasi naizmenično. Za programiranje koristiti manuelni takt, a za proveru takt iz oscilatora niže frekvencije.

Generator proizvoljnog talasnog oblika

Na slici 2 prikazana je principska šema generatora proizvoljnog talasnog oblika. D/A konvertor neophodno je povezati sa izlaznim pojačavačem na odgovarajući način da bi se postigao željeni opseg izlaznog napona. Pri programiranju RAM memorije neophodno je voditi računa da:

- Segment na LED displeju svetli ako je odgovarajući bit u memoriji programiran kao 0,
- Ulazi D/A konvertora su logički invertovani,
- U skladu sa invertovanom interpretacijom bita, minimalni izlazni napon se dobija ako su svi biti na ulazu jednaki nuli, a maksimalni ako su svi jednaki jedinici.



Slika 2 Šematski prikaz digitalnog generatora proizvoljnog talasnog oblika

ZADACI

1. Na protobordu ASLK sistema pripremiti D/A konvertor implementiran integrisanim kolom DAC80 sa internim operacionim pojačavačem. Podesiti ga da daje bipolarni izlaz u rasponu od - 5 V do 5 V. Testirati ga pomoću DIP prekidača na ASLK ploči.
2. Povezati digitalni sistem sa upravo testiranim D/A konvertorom. Viša 4 bita izlazne magistrale podataka sa memorije povezati kao najviše bite na digitalne ulaze D/A konvertora. Ostali ulazi DAC80 mogu ostati nepovezani čime će oni efektivno imati vrednost logičke nule (zahvaljujući internoj realizaciji ovog integrisanog kola – nije univerzalno primenljivo na svaki D/A konvertor). Voditi računa da DIP prekidači na ASLK ploči moraju biti prebačeni u neutralni (srednji) položaj.

U svim narednim tačkama pri programiranju koristiti manuelni takt, a pri posmatranju talasnog oblika takt iz oscilatora više frekvencije.

3. Programirati memoriju tako da se dobije testerasti talasni oblik. Obavezno iskoristiti svih 16 memorijskih reči. Amplituda treba da bude maksimalna moguća.
4. Programirati memoriju tako da se dobije trougaoni talasni oblik. Obavezno iskoristiti svih 16 memorijskih reči. Amplituda treba da bude maksimalna moguća.

5. Programirati memoriju tako da se dobije prostoperiodični talasni oblik. Obavezno iskoristiti svih 16 memorijskih reči. Amplituda treba da bude maksimalna moguća.
6. Na osnovu signala dobijenog u prethodnoj tački izmeriti frekvenciju generisanog prostoperiodičnog signala.
7. Na osnovu merenja iz prethodne tačke, izračunati frekvenciju oscilatora više frekvencije koji daje takt brojaču adresa u digitalnom sistemu.