

```
entity test_shift is
  generic ( width : integer := 17 );
  port ( clk : in std_ulogic;
        reset : in std_ulogic;
        load : in std_ulogic;
        en : in std_ulogic;
        outp : out std_ulogic );
end test_shift;
```

# Mikroprocesorska elektronika

## Predavanje XII

```
shifter : process ( reset )
begin
  if ( reset = '0' ) then
    shift_reg <= others => '0';
  elsif rising_edge ( clk ) then
    if ( load = '1' ) then
      shift_reg <= unsigned ( inp );
    elsif ( en = '1' ) then
```

# Sadržaj predavanja

- Uvod u obradu analognih signala
- Senzori
- Kola za prilagođenje signala
- Analogno-digitalni konvertori
- Digitalno-analogni konvertori

```
shift_reg <= unsigned (inp);  
elsif ( en = '1' ) then
```

```
entity test_shift is
  generic ( width : integer := 17 );
  port ( clk : in std_ulogic;
        reset : in std_ulogic;
        load : in std_ulogic;
        en : in std_ulogic;
        outp : out std_ulogic );
end test_shift;
```

# Uvod u obradu analognih signala

```
shifter : process ( reset )
begin
  if ( reset = '0' ) then
    shift_reg <= (others => '0');
  elsif rising_edge ( clk ) then
    if ( load = '1' ) then
      shift_reg <= unsigned ( inp );
    elsif ( en = '1' ) then
```

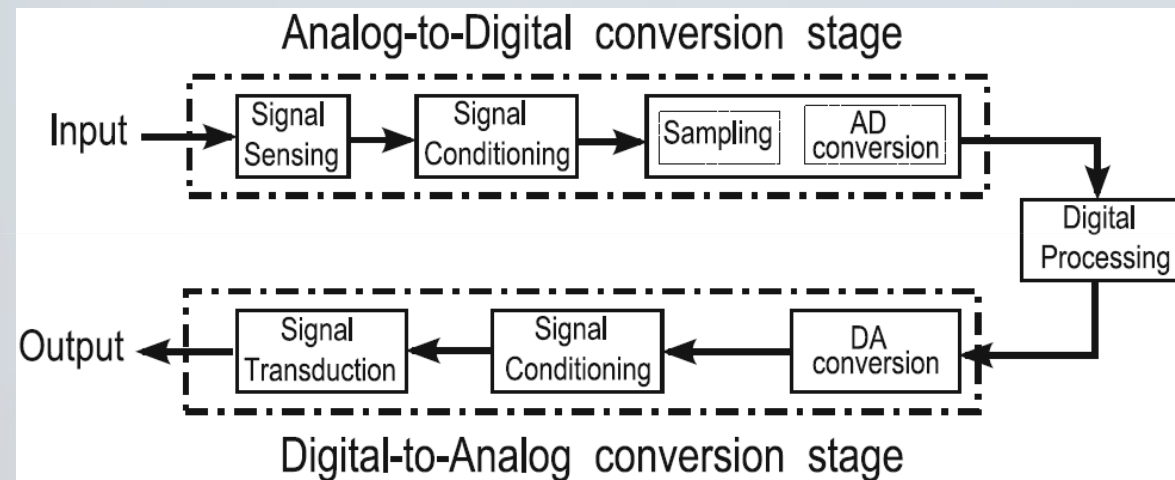
# Uvod u obradu analognih signala I

- Embedded sistemi interaguju sa svojim okruženjem, obrađujući informacije koje prikupljaju iz okruženja ili pak kontrolišući uređaje u svom okruženju
- Kada se posmatraju realni signali iz okruženja embedded sistema može se zaključiti da je velika većina analogna po svojoj prirodi
- Na primer, temperatura nije samo visoka ili niska, pritisak nije samo veliki ili mali, intenzitet svetla nije samo jak ili slab
- Većina realnih signala može da uzima vrednosti iz odgovarajućeg kontinualnog intervala
- Obzirom da se embedded sistemi uvek projektuju kao digitalni elektronski sistemi, javlja se potreba za povezivanjem „analognog okruženja“ sa digitalnim embedded sistemom

```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# Uvod u obradu analognih signala II

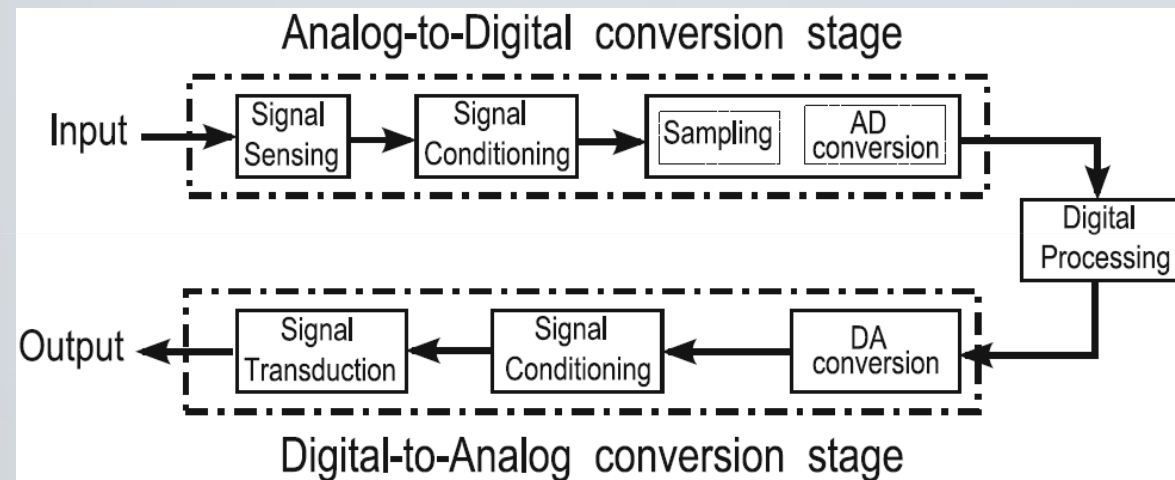
- Obrada analognih signala u embeded sistemu uvek uključuje proces konverzije, prelazak iz analognog u digitalni domen i obrnuto
- Tipičan tok obrade i generisanja analognih signala unutar embeded sistema prikazan je na slici desno
- Ulazi u sistem su procesi koji generišu analogne signale, kao što su temperatura, pritisak, vlažnost, brzina, itd.
- Prvi korak u obradi ovih signala jeste da se oni prevedu u odgovarajuće električne signale, najčešće u napon ili struju. Ovo je zadatak senzora.
- Senzori transformišu neelektrične veličine u električne, kao što su napon, struja, otpornost, količina naelektrisanja, električno ili magnetno polje, itd.



```
shift_reg <= unsigned (inp);  
elsif (en = '1') then
```

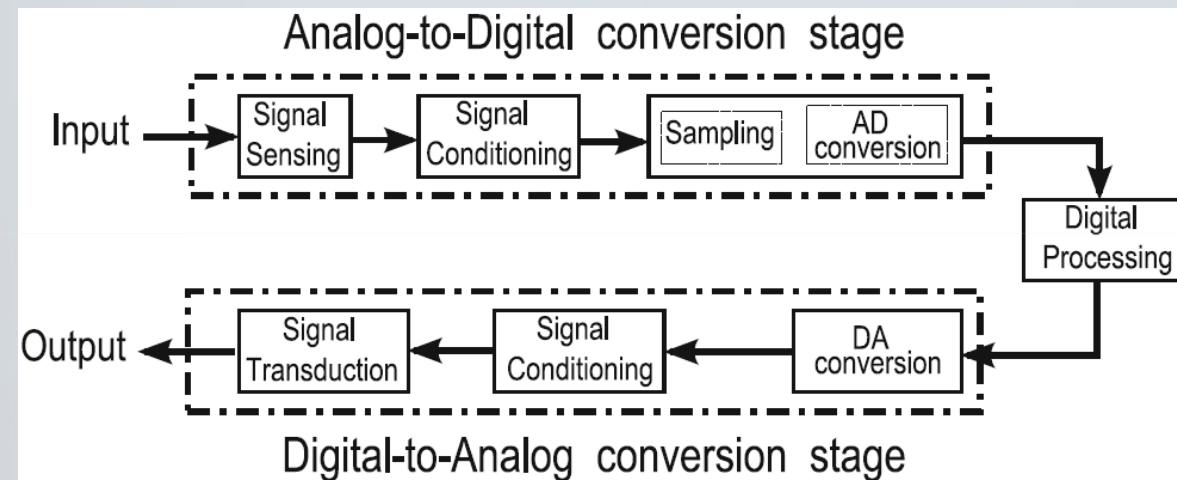
# Uvod u obradu analognih signala III

- Vrlo često je električni signal generisan na izlazu senzora neadekvatan za dalju obradu te je neophodno njegovo prilagođavanje (signal conditioning) pre dalje obrade
- Na primer, senzor pritiska na svom izlazu generiše napon koji je proporcionalan pritisku, ali se vrednost generisanog napona meri milivoltima, što je često nedovoljno za dalju obradu (A/D konverziju) tipično koja zahteva da je veličina ulaznog napona iz opsega nekoliko volti
- Stoga, je pre dalje obrade, neophodno pojačati vrednost generisanog napona kako bi on imao zahtevanu veličinu
- Pojačavanje signala je vrlo čest korak u procesu njegovog prilagođavanja. Drugi tipovi obrade u procesu prilagođavanja uključuju linearizaciju, filtriranje, konverziju impedanse, itd.



# Uvod u obradu analognih signala IV

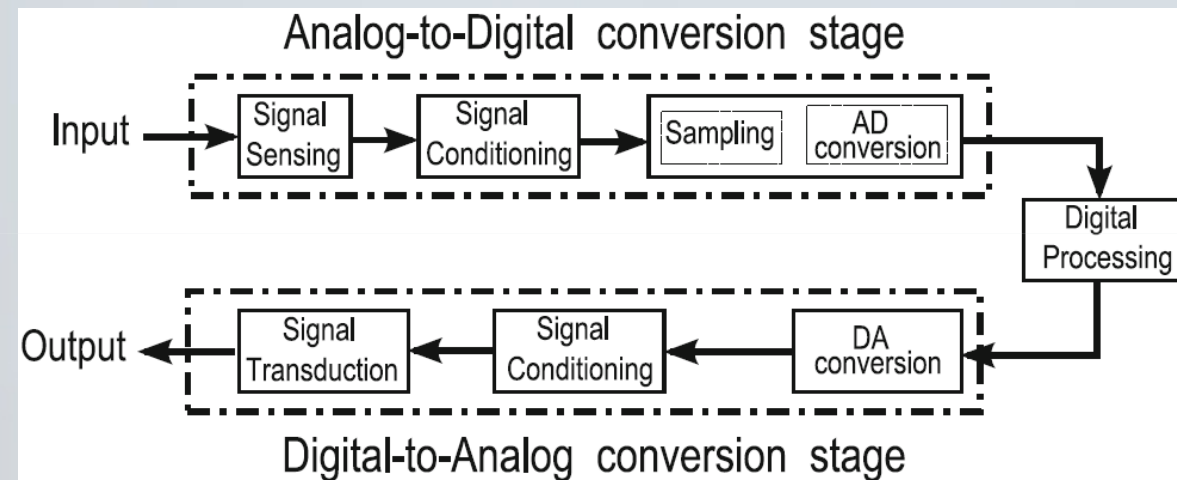
- Izlaz prilagodnog kola obično se vodi na ulaz analogno/digitalnog (A/D) konvertora
- Svrha A/D konvertora je konverzija signala iz analognog domena u digitalni
- Izlaz A/D konvertora predstavljaju digitalne reči koje se dalje mogu procesirati unutar digitalnog embeded sistema
- Kao rezultat obrade unutar digitalnog embeded sistema biće generisane neke druge digitalne reči
- Zavisnosti od aplikacije ove digitalne reči mogu se direktno koristiti, ali je najčešće potrebno izvršiti njihovu konverziju iz digitalnog domena nazad u analogni, korišćenjem digitalno/analognog (D/A) konvertora



```
shift_reg <= unsigned (inp);  
elsif (en = '1') then
```

# Uvod u obradu analognih signala V

- Izlaz D/A konvertora je analogni signal, napon ili struja, čija je jačina proporcionalna sa vrednošću digitalne reči koja se nalazi na ulazu D/A konvertora
- Vrlo često je, pre korišćenja ovako generisanog analognog signala, potrebna njegova dodatna obrada kako bi se on prilagodio potrebama kranjeg korisnika
- Ova obrada obično uključuje filtriranje, uobličavanje, itd...
- Poslednji korak može uključivati proces transformacije generisane električne veličine u odgovarajuću neelektričnu, što je zadatak aktuatora
- Primeri transformacije električnih u neelektrične veličine uključuju generisanje akustičkih signala, obrtnog momenta, temperature, pritiska na osnovu odgovarajućih električnih signala





```
entity test_shift is
  generic ( width : integer := 17 );
  port ( clk : in std_ulogic;
        reset : in std_ulogic;
        load : in std_ulogic;
        en : in std_ulogic;
        outp : out std_ulogic );
end test_shift;
```

# Senzori

```
shifter : process ( reset )
begin
  if ( reset = '0' ) then
    shift_reg <= (others => '0');
  elsif rising_edge ( clk ) then
    if ( load = '1' ) then
      shift_reg <= unsigned ( inp );
    elsif ( en = '1' ) then
```

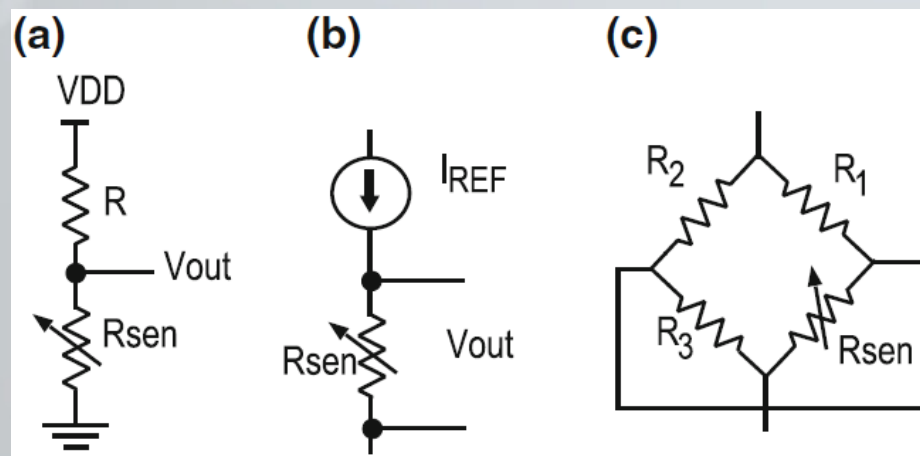
# Senzori I

- U većini aplikacija neophodno je merenje ili detekcija neke fizičke, hemijske ili električne veličine
- Senzori su uređaji koji su u stanju da detektuju ili izmere promene ovih parametara okruženja i da ih prevedu u odgovarajuće električne signale (napon ili struju) ili veličine (otpornost, kapacitivnost, induktivnost, količina naelektrisanja, magnetni fluks, itd.)
- Senzori se mogu podeliti u dve grupe, prema tome koju vrstu električnih veličina generišu na svojim izlazima:
  - **Aktivni senzori** – generišu promenljivi električni signal (napon ili struju) kao odgovor na promenu neelektrične veličine
  - Primeri ove grupe senzora su termokapleri ili piezoelektrični akcelerometri
  - Vrlo često je veličina generisanog električnog signala mala, tako da je neophodno njegovo pojačanje pre dalje obrade

```
shift_reg <= unsigned (inp);  
elsif (en = '1') then
```

# Senzori II

- **Pasivni senzori** – generišu neku pasivnu električnu veličinu, poput otpornosti, kapacitivnosti ili induktivnosti
- Primeri pasivnih senzora su termo-otpornici, kapacitivni senzori vlažnosti, itd.
- Zahtevaju postojanje izvora napajanja kako bi mogli da generišu pasivnu električnu veličinu
- Pre daljeg korišćenja potrebno je izvršiti dodatnu konverziju odgovarajuće pasivne električne veličine u napon ili struju
- Na primer, u slučaju rezistivnih senzora ova konverzija vrši se korišćenjem naponskih ili strujnih delitelja, Vitstonovih mostova, itd.



```
shift_reg <= unsigned (inp);  
elsif (en = '1') then
```

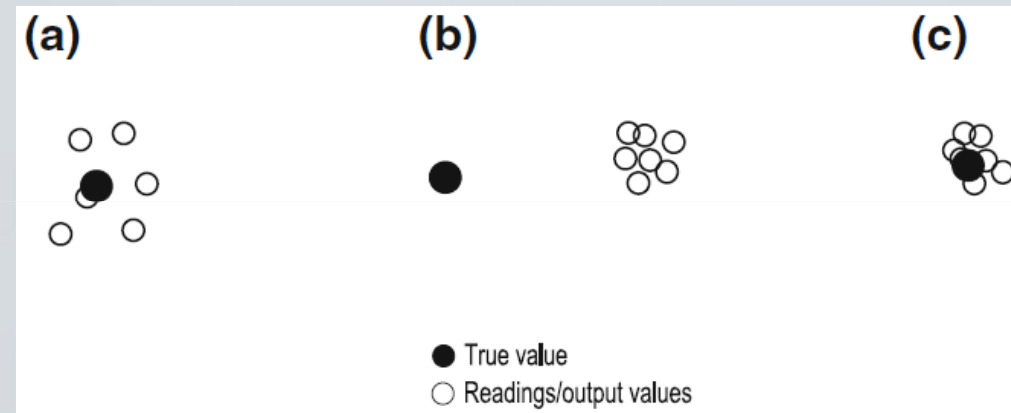
# Karakteristike senzora I

- Kao i svi realni uređaji i senzori nisu idealni
- Da bi smo pravilno procenili mogućnost korišćenja odgovarajućeg senzora u ciljnoj aplikaciji potrebno je pažljivo proučiti njegove karakteristike
- Neke od najvažnijih karakteristika senzora su:
  - **Osetljivost** – definisana kao minimalna promena ulazne neelektrične veličine koja će rezultovati u promeni izlazne električne veličine koju je moguće detektovati
  - **Opseg** – maksimalna i minimalna vrednost neelektrične veličine koja se može izmeriti. Često se u praksi koristi i termin **dinamički opseg**, koji se definiše kao razlika između maksimalne i minimalne vrednosti koje se mogu izmeriti.

```
shift_reg <= unsigned (inp);  
elsif (en = '1') then
```

# Karakteristike senzora II

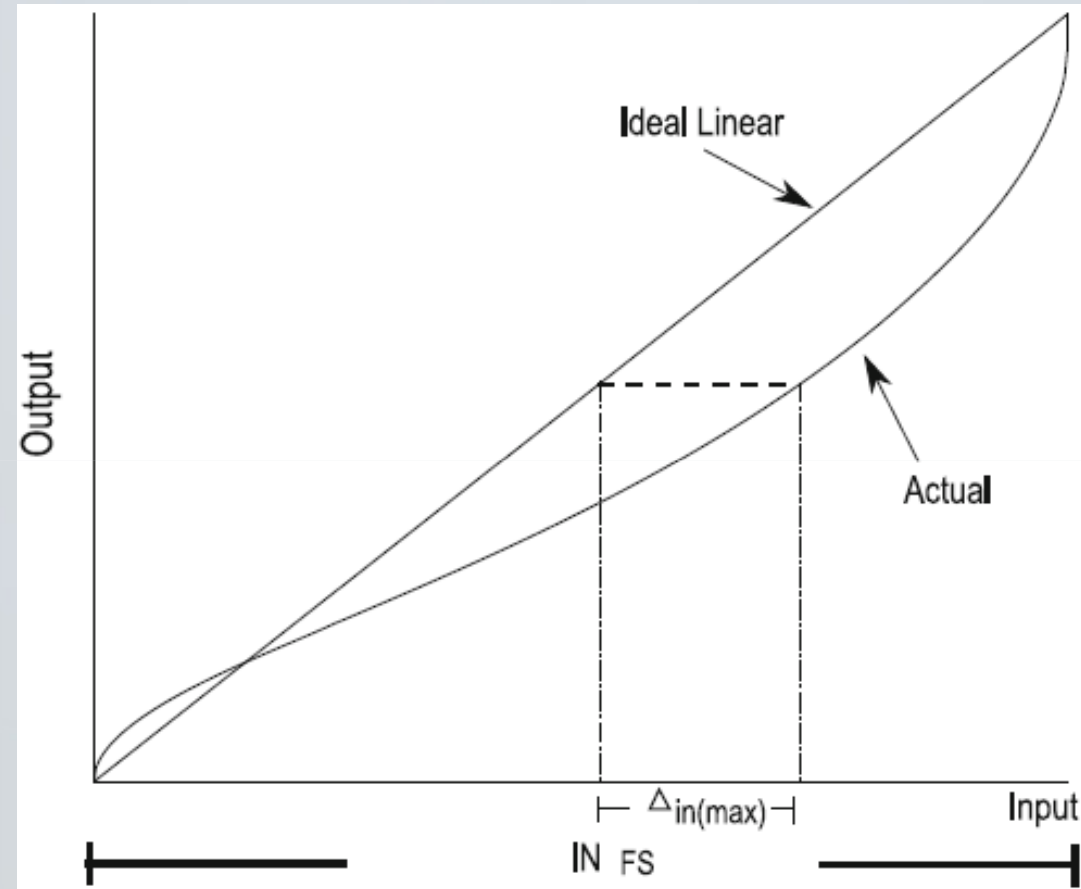
- **Preciznost** – definisana kao stepen ponovljivosti merenja.
- U slučaju idealnog senzora ista vrednost neelektrične veličine na ulazu senzora rezultovaće uvek u istoj vrednosti generisane električne veličine na izlazu.
- Kod realnih senzora ovo nije slučaj, već dolazi do većeg ili manjeg rasipanja merenih rezultata oko neke srednje vrednosti.
- **Tačnost** – Maksimalna razlika između tačne vrednosti i izmerene vrednosti na izlazu senzora.
- Obratite pažnju da preciznost i tačnost senzora nisu sinonimi.
- Senzor može biti „tačan“ ali „neprecizan“ (slika a)), može biti vrlo „precizan“ ali „netačan“ (slika b)). Naravno najbolji je senzor koji je i „tačan“ i „precizan“ (slika c))



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# Karakteristike senzora III

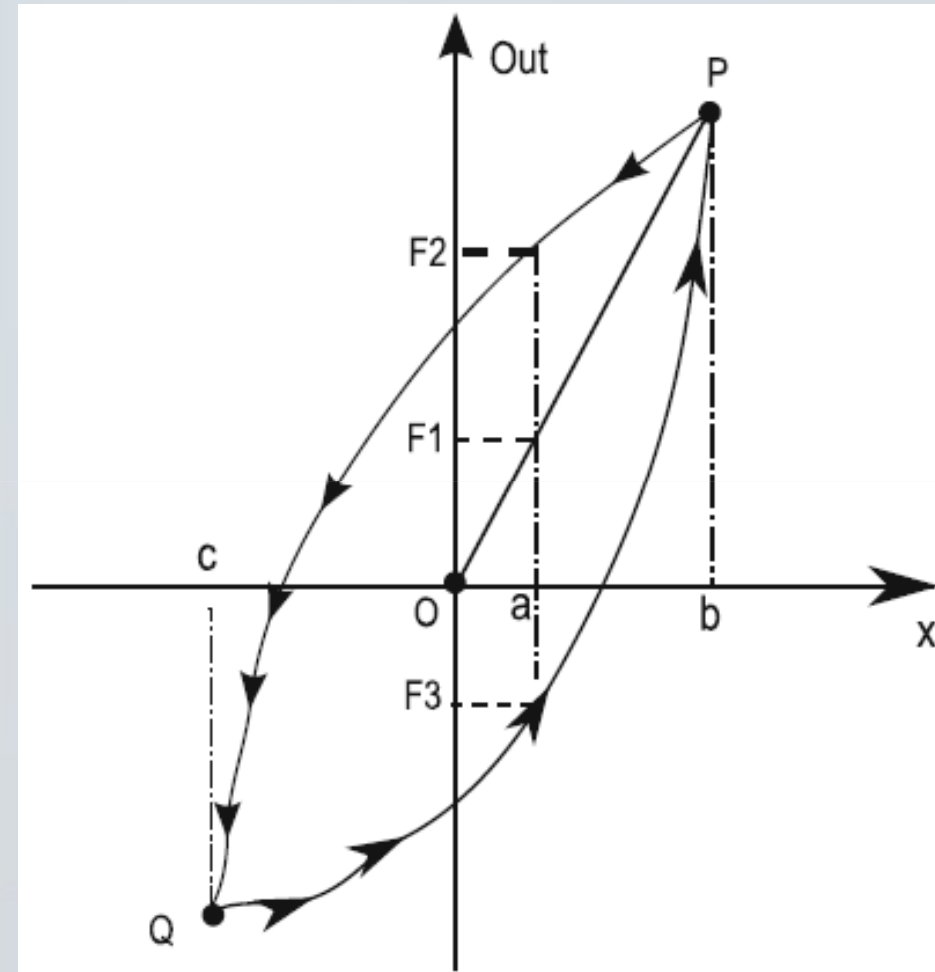
- **Rezolucija** – definisana kao najmanja promena ulazne nelinearne veličine koja se može detektovati u merljivoj promeni vrednosti generisane električne veličine
- **Ofset** – ovaj parametar definiše se kao vrednost izlaza koja je različita od nule kada je očekivana vrednost izlaza treba da je jednaka nuli
- **Linearnost** – odnosi se na stepen odstupanja izmerene prenosne karakteristike senzora od idealne, linearne karakteristike
- Idealan senzor trebalo bi da ima linearnu prenosnu karakteristiku
- Kod većine realnih senzora to nije slučaj, pa je dodatni zadatak prilagodnih kola da izvrše linearizaciju prenosne karakteristike senzora



```
shift_reg = unsigned(inp);  
else if (en = '1') then
```

# Karakteristike senzora IV

- **Histerezis** – ova karakteristika pokazuje u kojoj meri senzor može da prati promene ulazne neelektrične veličine, bez obzira na smer promene. Idealno, senzori ne bi trebali da imaju histerezis.
- U slučaju postojanja histerezisa, dokle god neelektrična veličina  $x$  ne dostigne maksimalnu vrednost  $b$  bilo koja promena  $x$  rezultovaće u izlaznoj električnoj veličini kao i pre.
- Međutim, kada  $x$  dostigne vrednost  $b$  i počne da se smanjuje, generisana električna veličina pratiće gornju krivu karakteristike što će dovesti do generisanja drugih vrednosti izlaza za istu vrednost ulaza (na primer kada je  $x=a$ , na izlazu će se pojaviti  $F2$ , umesto ranijeg  $F1$  ili  $F3$ )
- **Vreme odziva** – vreme koje je potrebno da se izlaz senzora promeni sa prethodne stabilne vrednosti na novu stabilnu vrednost, kao rezultat promene ulazne neelektrične veličine
- Ovaj parametar je jako bitan u slučaju merenja neelektričnih veličina koje su brzo promenljive



```
shift_reg = unsigned(inp);  
else if (en = '1') then
```

```
entity test_shift is
  generic ( width : integer := 17 );
  port ( clk : in std_ulogic;
        reset : in std_ulogic;
        load : in std_ulogic;
        en : in std_ulogic;
        outp : out std_ulogic );
end test_shift;
```

## Kola za prilagođenje signala

```
shifter : process ( reset )
begin
  if ( reset = '0' ) then
    shift_reg <= others => '0';
  elsif rising_edge ( clk ) then
    if ( load = '1' ) then
      shift_reg <= unsigned ( inp );
    elsif ( en = '1' ) then
```

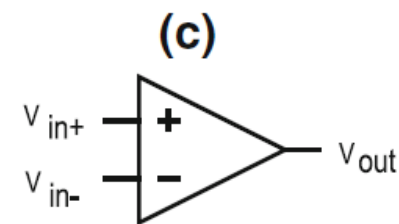
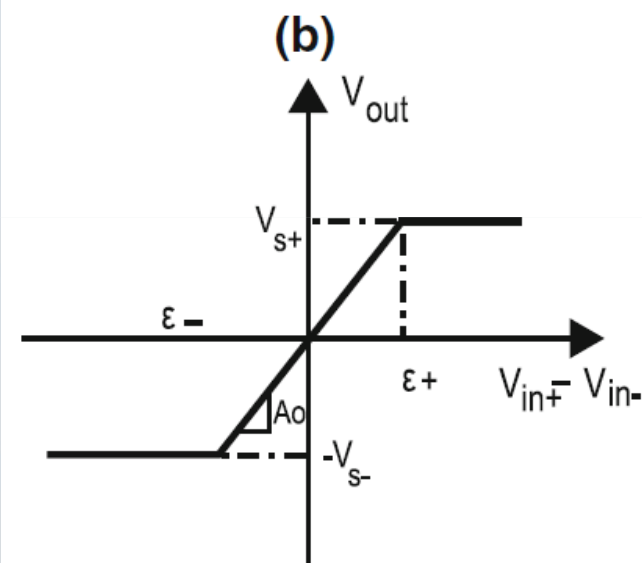
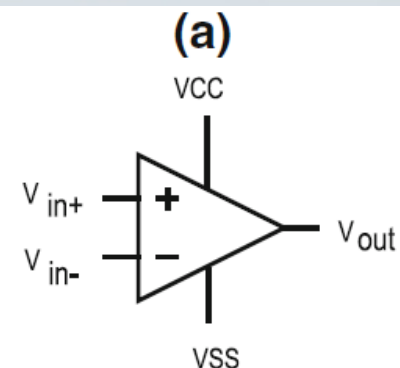


# Operacioni pojačavači I

- Operacioni pojačavači su jedna od osnovnih komponenti analognih elektronskih kola koja se koristi za potrebe prilagođenja signala
- Na tržištu postoji veliki broj proizvođača i različitih modela operacionih pojačavača, tako da projektant kola za prilagođenje signala može izabrati optimalni model operacionog pojačavača za njegovu konkretnu aplikaciju prema nizu kriterijuma:
  - Proizvoda naponskog pojačanja (*gain*) i propusnog opsega (*bandwidth*)
  - Vrednosti ofset napona i struje
  - Ulaznih i izlaznih impedansi
  - Odnosa signal/šum na izlazu
  - Vrednosti slew-rate parametra
  - CMRR parametra
  - Itd...

# Operacioni pojačavači II

- Naponski operacioni pojačavač, čiji simbol je prikazan na slici a), je zapravo diferencijalni pojačavač sa dva ulaza: neinvertujućim ulazom  $V_{in+}$  i invertujućim ulazom  $V_{in-}$ , koji se obično napaja iz dva izvora napajanja,  $VCC$  i  $VSS$ , pri čemu je uobičajeno da je  $VSS = -VCC$
- Prenosna karakteristika naponskog operacionog pojačavača prikazana je na slici b)
- Za dovoljno velike ulazne diferencijalne napone (u pozitivnom i negativnom smislu), izlazni napon dostiže vrednost saturacije, koja se uvek nalazi unutar regiona,  $VSS \leq V_{out} \leq VCC$
- Obzirom da je naponsko pojačanje operacionog pojačavača izuzetno veliko, tipično veće od 50,000, saturacija se dostiže već za diferencijalne napone reda nekoliko mikrovolti



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

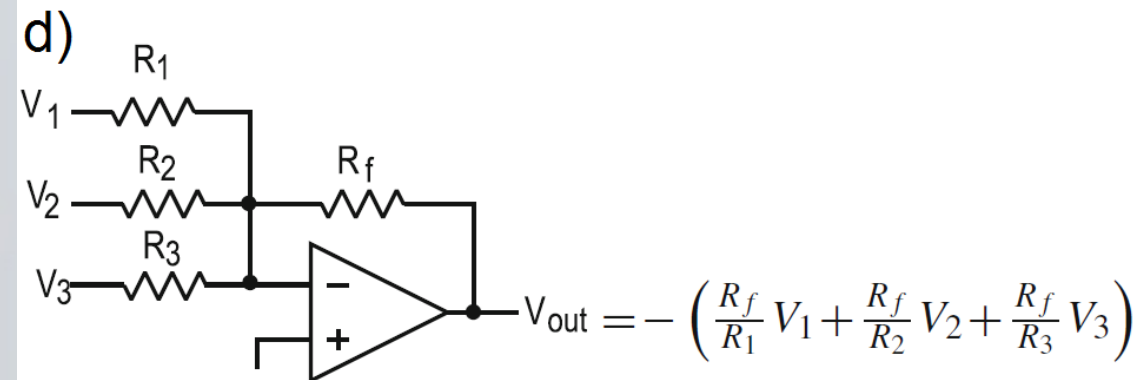
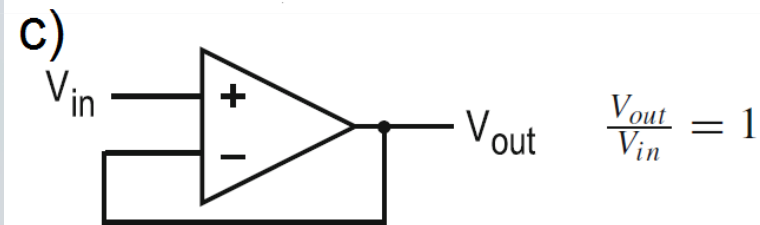
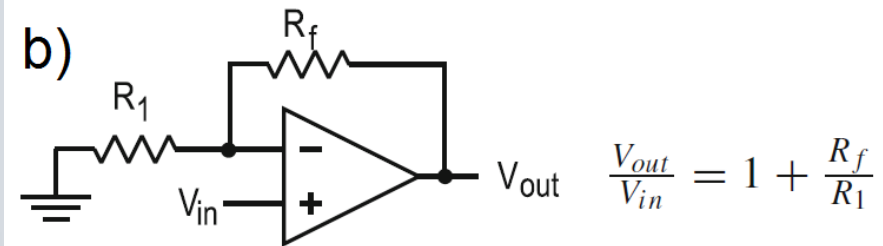
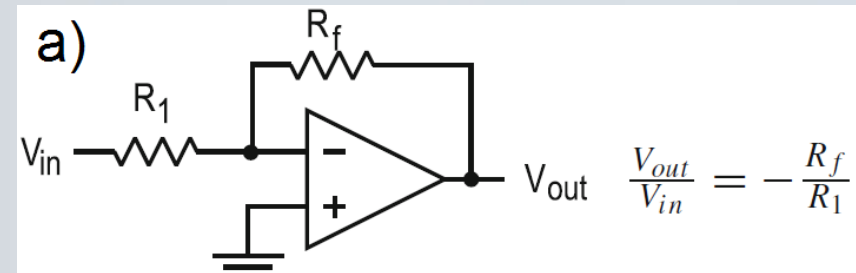
# Osnovna kola za prilagođenje signala bazirana na operacionim pojačavačima I

- Na sledeća dva slajda prikazane su linearne konfiguracije operacionih pojačavača koje se najčešće koriste u kolima za prilagođenje signala:

- Slika a) : invertujući pojačavač
- Slika b) : neinvertujući pojačavač

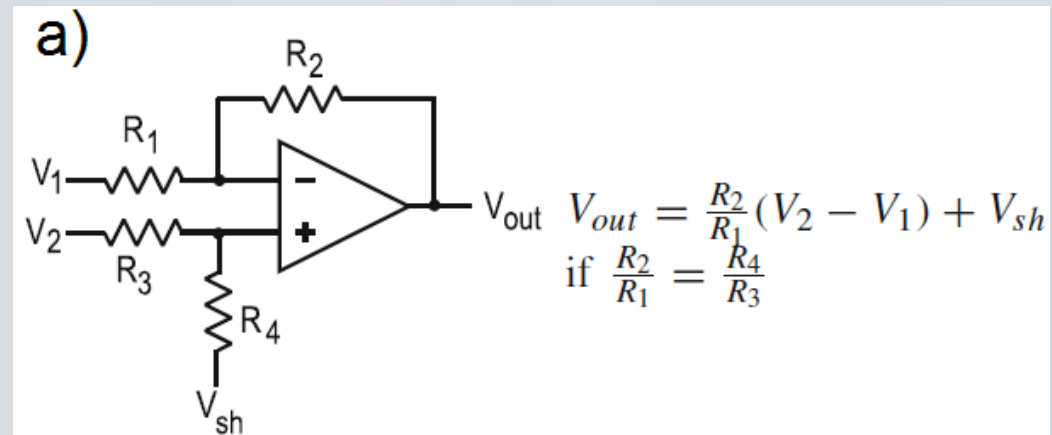
- Slika c) : bafer

- Slika d) : Invertujući sabirač

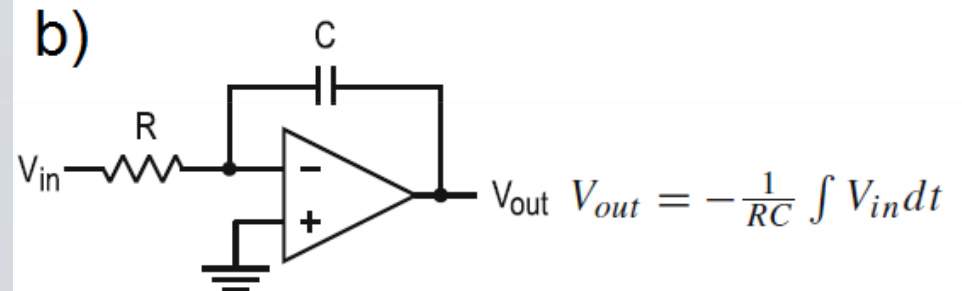


# Osnovna kola za prilagođenje signala bazirana na operacionim pojačavačima II

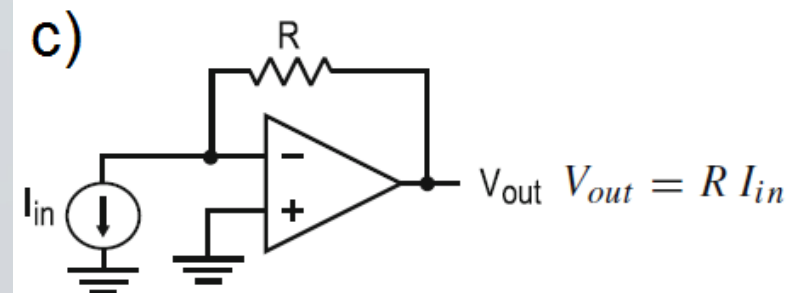
- Slika a) : diferencijalni pojačavač sa ofsetom



- Slika b) : invertujući integrator

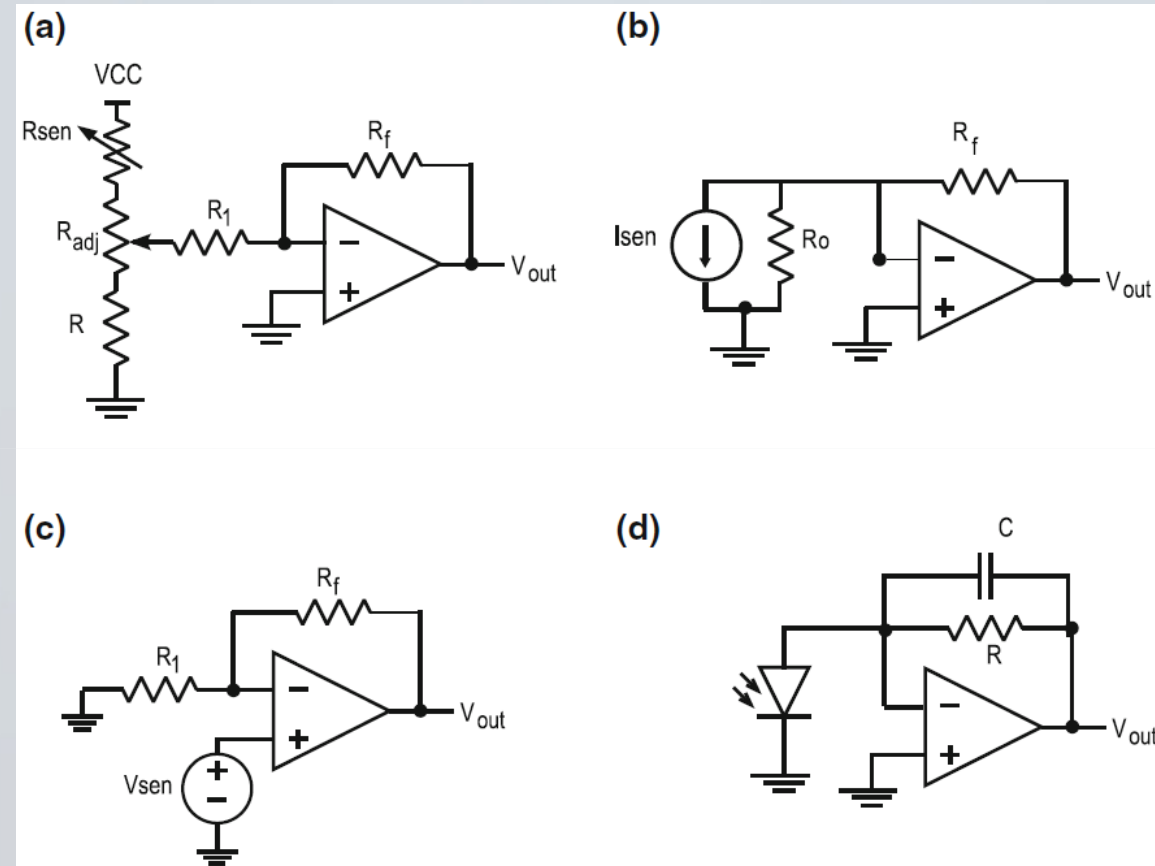


- Slika c) : strujno-naponski konvertor



# Primeri kola za prilagođenje signala sa operacionim pojačavačima

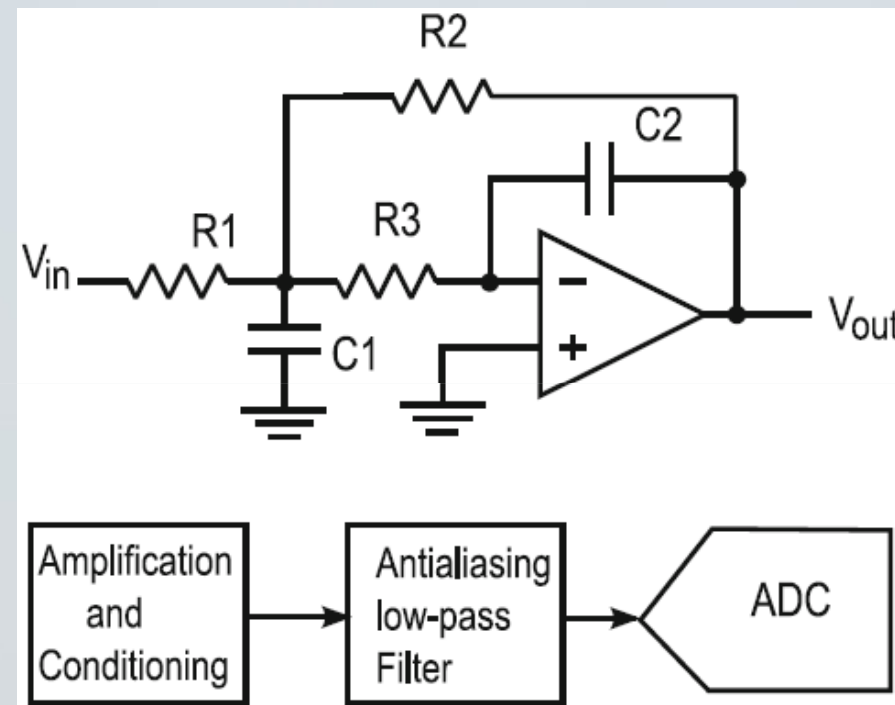
- Na slici desno prikazane su neke primene kola sa operacionim pojačavačima za prilagođenje signala koji se dobijaju na izlazima senzora
- Na slici a) prikazano je prilagodno kolo jednog rezistivnog senzora, na primer termistora. Otpornik  $R_{adj}$  služi za kalibrisanje sistema
- Na slici b) prikazano je prilagodno kolo za senzore sa strujnim izlazom, bazirano na struno-naponskom konvertoru
- Na slici c) prikazano je prikagodno kolo za senzore sa naponskim izlazom, kao što su termokapleri
- Na slici d) prikazano je jedno konkretno kolo za konverziju struje fotodiode u odgovarajući naponski signal. Kondenzator  $C$  služi za kompenzaciju rada sistema u slučaju brzo promenljivih signala



```
shift_reg <= unsigned (inp);  
elsif (en = '1') then
```

# Antialiasing filtri

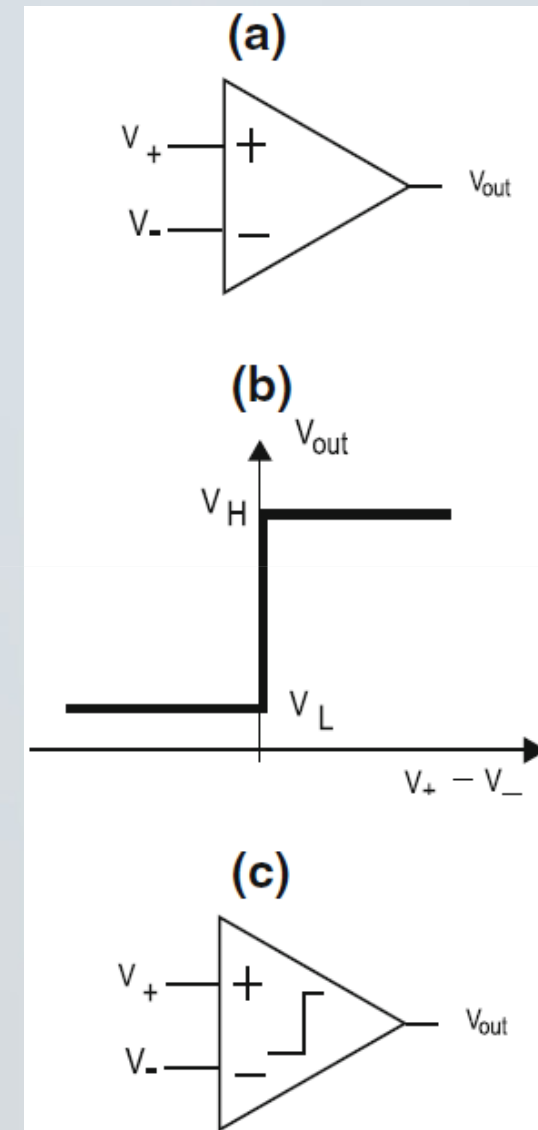
- Antialiasing filtri, neophodni za ograničenje spektralnih komponenti prisutnih u analognom signalu pre njegove A/D konverzije su vrlo važan korak u prilagođenju analognih signala
- Antialiasing filtri se obično realizuju kao odgovarajuću NF-filtri, mada se u praksi koriste i filtri propusnici opsega
- Jedna od mogućih realizacija analognog NF-filtra, bazirana na korišćenju operacionog pojačavača prikazana je na slici desno
- Oblast primene operacionih pojačavača u senzorskim prilagodnim kolima je jako velika, a na ovom mestu su navedene samo neke od najosnovnijih konfiguracija
- Zainteresovani čitalac upućuje se na dodatnu literaturu u kojoj može pronaći mnogo detaljniji tretman ove problematike



# Komparatori

- Komparatori predstavljaju diferencijalne pojačavače, slične operacionim pojačavačima
- Zapravo, operacioni pojačavač se može koristiti i kao komparator, ukoliko nema negativne povratne sprege u ostatku kola
- Simbol i prenosna karakteristika komparatora prikazani su na slikama a) i b) respektivno
- U slučaju idealnog komparatora izlazni napon uzima visoku vrednost,  $V_H$ , svaki put kada je vrednost napona na neinvertujućem ulazu veća od vrednosti napona na invertujućem ulazu
- U obrnutom slučaju, izlazni napon uzima nisku vrednost,  $V_L$

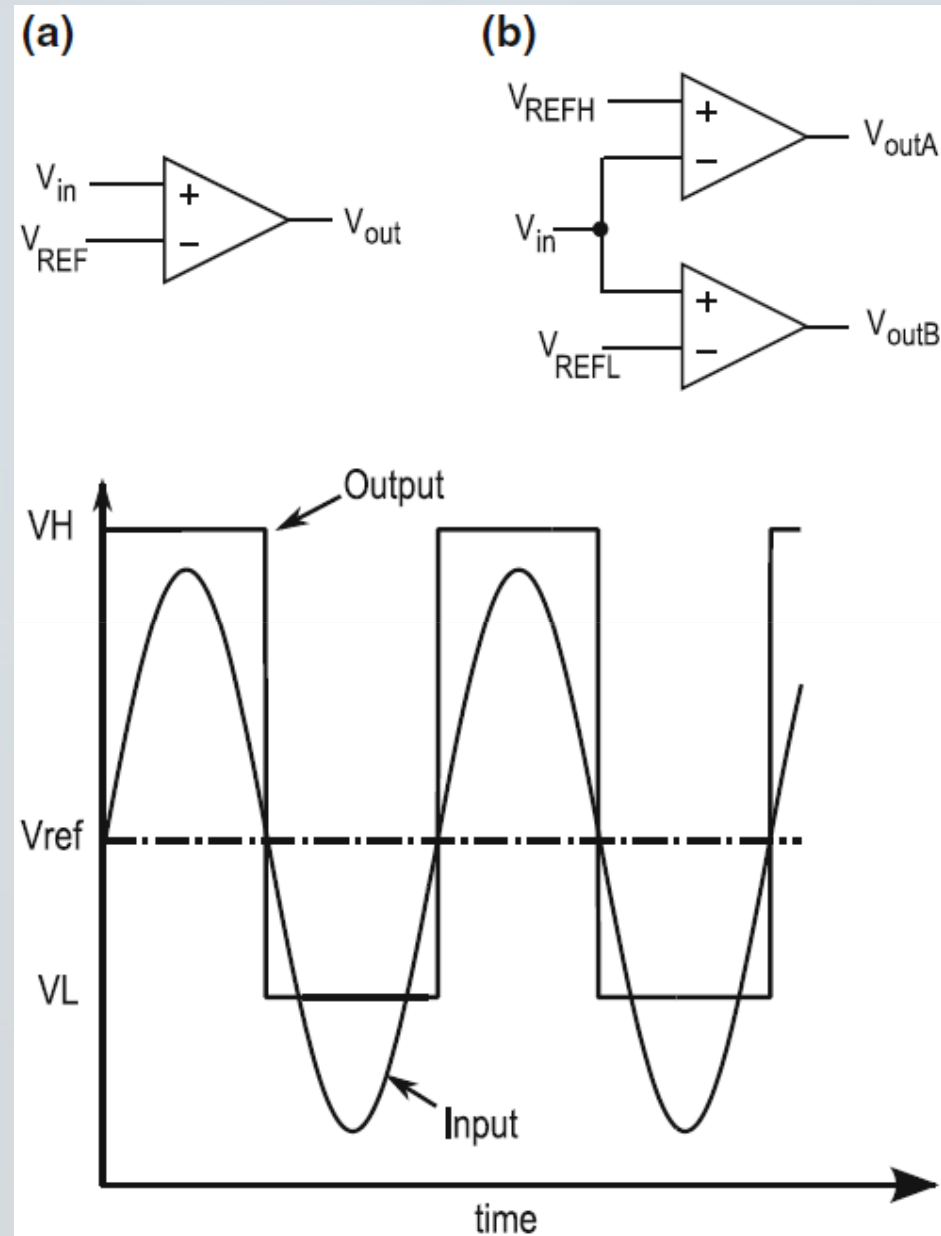
$$V_{out} = \begin{cases} V_H, & V_+ - V_- > 0 \\ V_L, & V_+ - V_- < 0 \end{cases}$$



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# Primena komparatora u prilagodnim kolima

- Najčešća aplikacija komparatora jeste u detekciji praga (*threshold detector*), takođe svaki A/D konvertor mora da sadrži barem jedan komparator
- Dva jednostavna primera kola za detekciju praga prikazana su na slikama a) i b)
- Kolo sa slike a) je jednostavni detektor praga čiji izlaz se postavlja na visoku vrednost,  $V_H$ , svaki put kada ulazni napon  $V_{in}$  prevaziđe neki unapred zadati prag,  $V_{REF}$
- Talasni oblik izlaznog napona kola za detekciju praga sa slike a), u slučaju sinusoidalnog ulaznog napona  $V_{in}$ , prikazan je na grafiku
- Kolo sa slike b) je takozvani prozorski komparator (*windowing comparator*), kod kojega su oba izlaza,  $V_{outA}$  i  $V_{outB}$ , na visokom nivou u slučaju da se ulazni napon  $V_{in}$  nalazi između donjeg i gornjeg praga,  $V_{REFL}$  i  $V_{REFH}$ . U slučaju da je  $V_{in}$  veći od  $V_{REFH}$ ,  $V_{outA}$  će biti nizak, a u slučaju da je  $V_{in}$  manji od  $V_{REFL}$ ,  $V_{outB}$  će biti nizak.





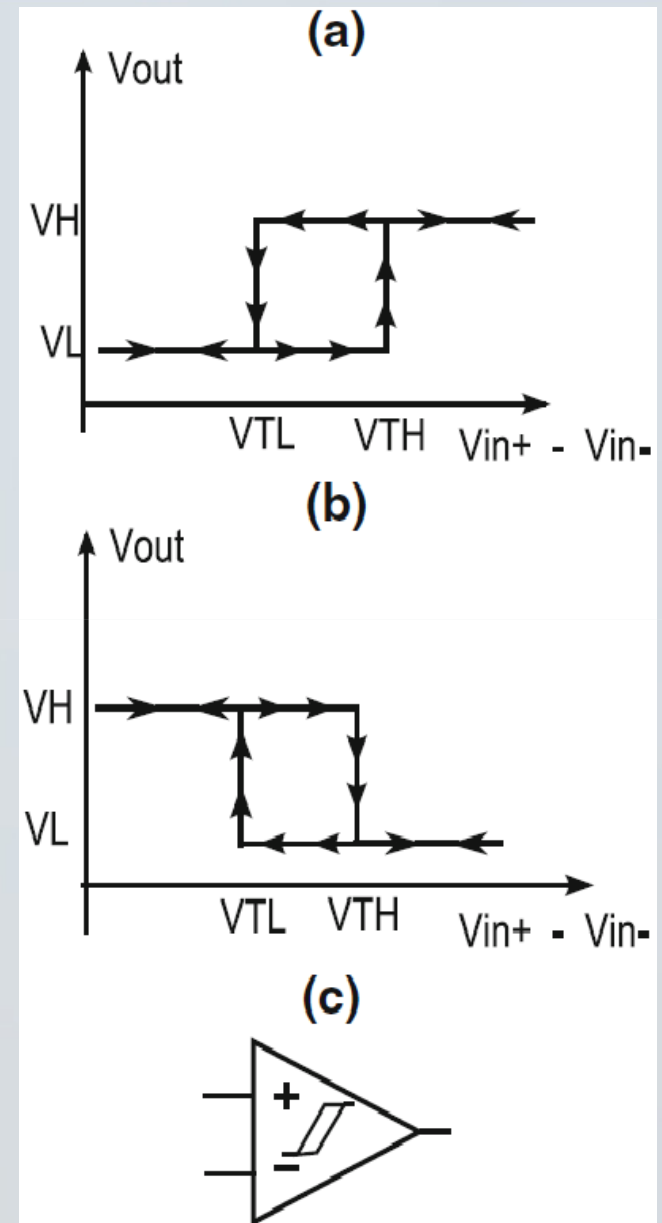
# Komparatori sa histerezisom I

- U slučaju da komparator radi u režimu gde je apsolutna razlika napona između neinvertujućeg i invertujućeg ulaza mala, mogu se javiti problemi sa stabilnošću koja može dovesti do oscilovanja izlaza
- Do oscilovanja izlaznog napona će doći i u slučaju obrade sporo promenljivog ulaza na koji je superponirana čak i mala količina šuma
- Signali sa šumom su normalna pojava u većini aplikacija, pogotovo u industrijskim okruženjima
- Da bi se poboljšao rad komparatora u ovakvim okolnostima, uvodi se histerezis ili se eventualno vrši filtriranje ulaznog signala kako bi se otklonio deo smetnji koje su se superponirale na ulazni signal

```
shift_reg <= unsigned (inp);  
elsif (en = '1') then
```

# Komparatori sa histerezisom II

- U slučaju komparatora sa histerezisom, prelaz sa visokog na niski nivo na izlazu, i obrnuto, dešava se na različitim graničnim vrednostima praga,  $V_{TL}$  i  $V_{TH}$ , kao što je prikazano na slikama a) i b) u slučaju neinverzujućeg i inverzujućeg komparatora sa histerezisom repsektivno
- Ako je izlaz neinvertujućeg komparatora sa histerezisom nizak,  $V_L$ , on će ostati nizak dokle god razlika ulaznih napona,  $V_{in+} - V_{in-}$  ne postane veća od  $V_{TH}$ , u kom slučaju će izlazni napon postati visok,  $V_H$
- U tom trenutku dolazi i do promene praga, sa  $V_{TH}$  na  $V_{TL}$
- Da bi izlazni napon ponovo postao nizak, razlika ulaznih napona  $V_{in+} - V_{in-}$  sada mora postati manja od  $V_{TL} < V_{TH}$



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

```
entity test_shift is
  generic ( width : integer := 17 );
  port ( clk : in std_ulogic;
        reset : in std_ulogic;
        load : in std_ulogic;
        en : in std_ulogic;
        outp : out std_ulogic );
end test_shift;
```

# Analogno-digitalni konvertori

```
shifter : process ( reset )
begin
  if ( reset = '0' ) then
    shift_reg <= (others => '0');
  elsif rising_edge ( clk ) then
    if ( load = '1' ) then
      shift_reg <= unsigned ( inp );
    elsif ( en = '1' ) then
```

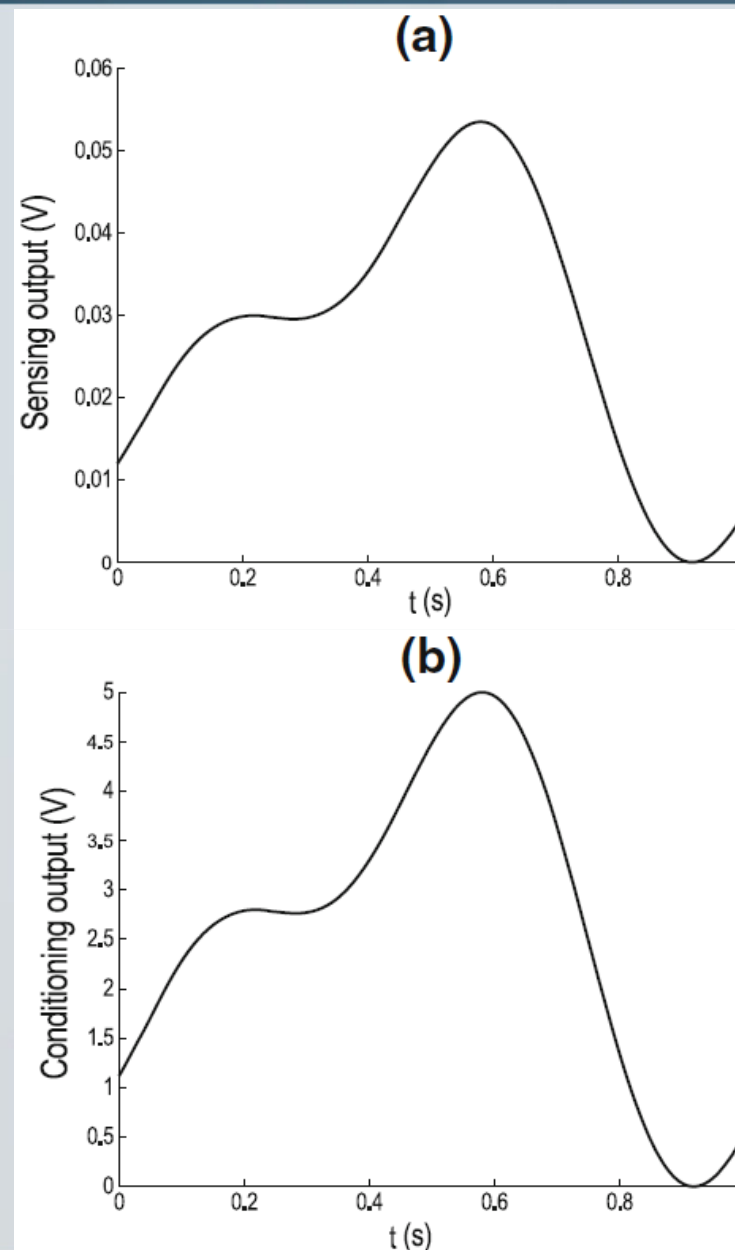
# Princip rada analogno-digitalnog konvertora I

- Digitalizacija kontinualnog analognog signala podrazumeva dodelu digitalnih kodova diskretnim odbircima ulaznog analognog signala
- U prvom koraku prilagođeni ulazni analogni signal se **odabira** u ekvidistantnim vremenskim trenucima
- Prilagođenje ulaznog analognog signala podrazumeva njegovu modifikaciju tako da se njegova minimalna i maksimalna vrednost nalaze unutar radnog opsega konvertora
- U drugom koraku, svakom odbirku ulaznog analognog signala dodeljuje se odgovarajuća n-bitna reč, koja je pridružena intervalu ulaznog signala u koji „upada“ tekući odbirak. Ovaj postupak poznat je pod nazivom **kvantizacija**.
- Kvantizovane vrednosti se zatim prosleđuju digitalnom delu embeded sistema na dalju obradu

```
shift_reg = unsigned (inp);  
elsif (en = '1') then
```

# Princip rada analogno-digitalnog konvertora II

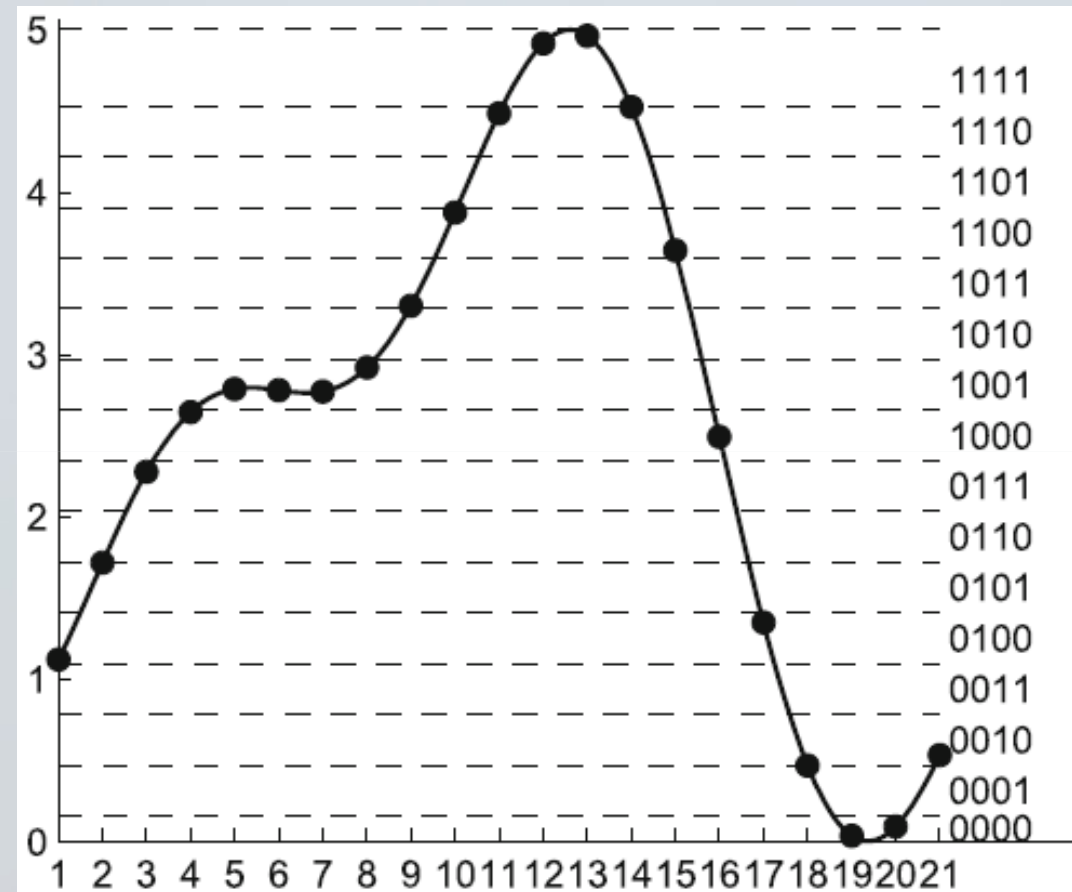
- Posmatrajmo signal sa slike a) koji može predstavljati izlaz nekog senzora
- Sa slike a) se može videti da vrednosti signala pripadaju milivoltnom opsegu
- Mi želimo da ovaj signal digitalizujemo, koristeći A/D konvertor koji zahteva da ulazni signal uzima vrednosti iz opsega 0-5V
- Da bi smo naš signal uspešno digitalizovali prvo ga moramo prilagoditi, u ovom slučaju pojačati sa faktorom pojačanja od 98.33
- Nakon prilagodnog kola (naponskog pojačavača u ovom slučaju), izgled ulaznog analognog signala koji se dovodi na ulaz A/D konvertora prikazan je na slici b)



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# Princip rada analogno-digitalnog konvertora III

- Pretpostavimo da je A/D konvertor koji koristimo za konverziju 4-bitni, odnosno da svaki odbirak ulaznog analognog signala koduje sa 4-bitnim binarnim rečima
- Prvi korak u A/D konverziji je da se izvrši vremensko odabiranje ulaznog analognog signala u ekvidistantnim vremenskim intervalima
- Na slici desno može se videti prvih 21 odbiraka ulaznog analognog signala
- U slučaju korišćenja 4-bitnog A/D konvertora imamo ukupno  $2^4 = 16$  kodnih reči
- Ulazni opseg A/D konvertora se stoga deli na 16 uniformnih intervala, a svakom od intervala pridružuje se jedna kodna reč
- Svaki odbirak koji „upadne“ u odgovarajući interval koduje se sa kodnom rečju koja je asocirana datom intervalu

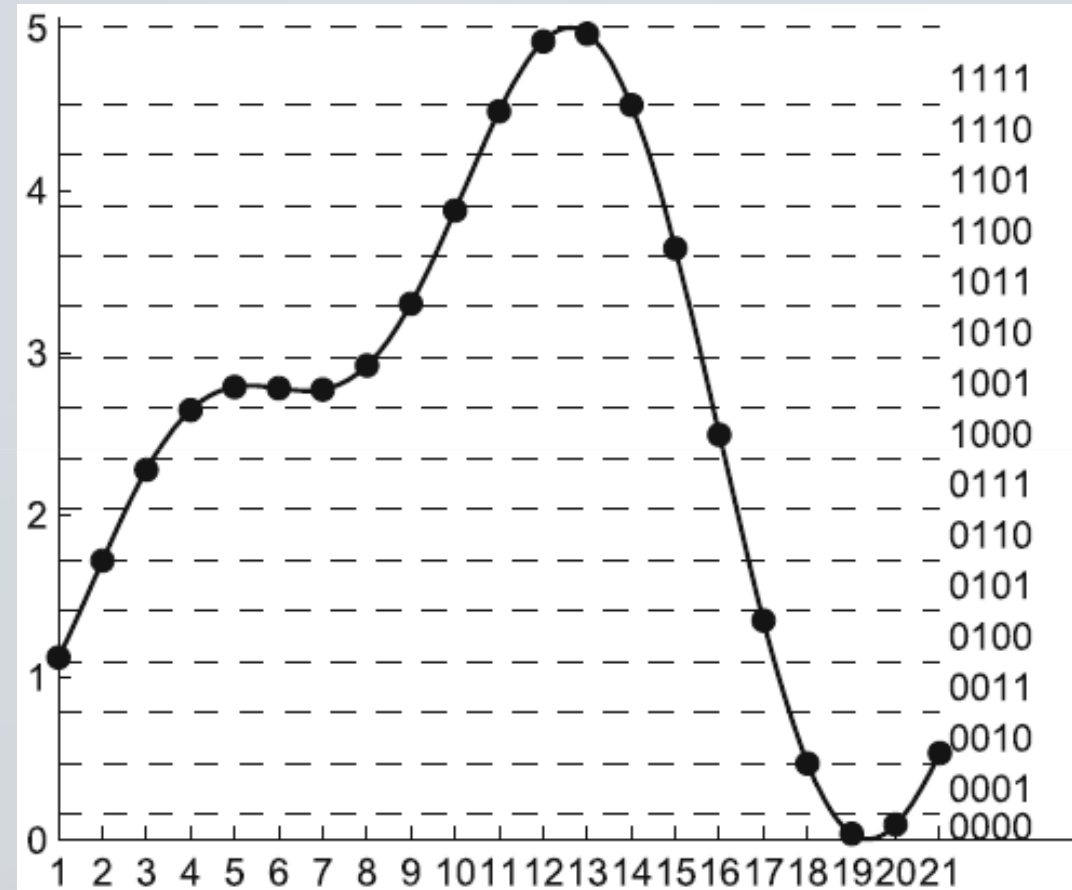


```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# Princip rada analognog-digitalnog konvertora IV

- Na primer, odbirak 1 „upada“ u interval ulaznog napona kome je pridružena kodna reč 0100
- Primenjujući ovaj princip i na ostale odbirke analognog ulaznog signala dobijamo njegovu reprezentaciju u digitalnoj formi, u vidu sledeće sekvence 4-bitnih digitalnih reči:

0100, 0101, 0111, 1000,  
1001, 1001, 1001, 1001,  
1011, 1100, 1110, 1111,  
1111, 1110, 1100, 1000,  
0100, 0001, 0000, 0000,  
0010



```
shift_reg <= unsigned (inp);  
elsif (en = '1') then
```

# Vremensko odabiranje i Nikvistov kriterijum

- Vremenski interval između dva sukcesivna odbirka naziva se **perioda odabiranja**,  $T_s$
- Inverzna vrednost periode odabiranja naziva se frekvencija odabiranja,  $f_s = 1/T_s$
- Centralno pitanje prilikom A/D konverzije predstavlja određivanje minimalne potrebne učestanosti odabiranja koja će obezbediti vernu reprezentaciju originalnog analognog signala preko njegovih odbiraka
- Odgovor na ovo pitanje daje nam **Nikvistov kriterijum**:
- Ukoliko je  $f_h$  najviša učestanost na kojoj postoji komponenta u spektru analognog signala tada učestanost odabiranja signala  $f_s$  mora da zadovoljava sledeću nejednačinu

$$f_s \geq 2 \cdot f_h$$

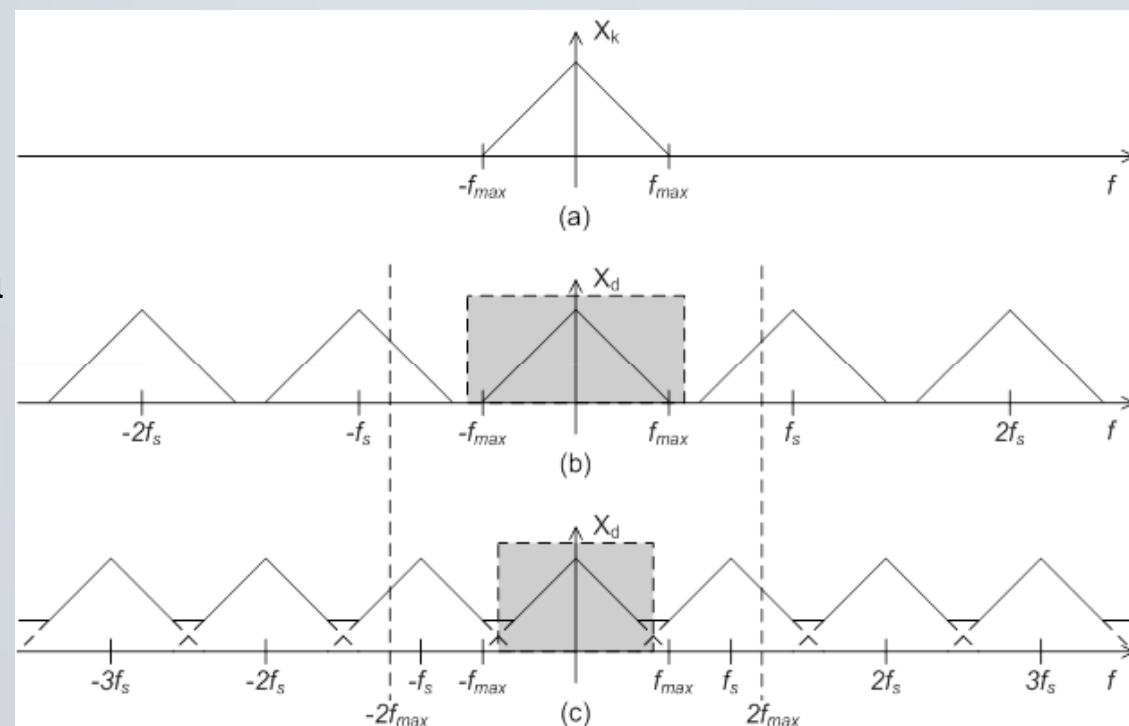


# Vremensko odabiranje i „aliasing“

- „Aliasing“ problem nastaje kada se ulazni analogni signal kod kojega postoje spektralne komponente do učestanosti  $f_{max}$ , slika a), odabira sa učestanošću odabiranja koja ne zadovoljava Nikvistov kriterijum

$$f_s < f_{max}$$

- U ovom slučaju dolazi do preklapanja (aliasing-a) spektralnih komponenti iz ponovljenih opsega sa komponentama iz osnovnog opsega, slika c)
- U slučaju pravilnog izbora učestanosti odabiranja, do aliasing-a neće doći, što je ilustrovano na slici b)
- Obzirom da kod realnih analognih signala ne postoji granična učestanost  $f_{max}$ , nakon koje su sve spektralne komponente jednake nuli, pre izvođenja A/D konverzije neophodno je analogni signal filtrirati korišćenjem niskopropusnog ili filtra propusnika opsega učestanosti



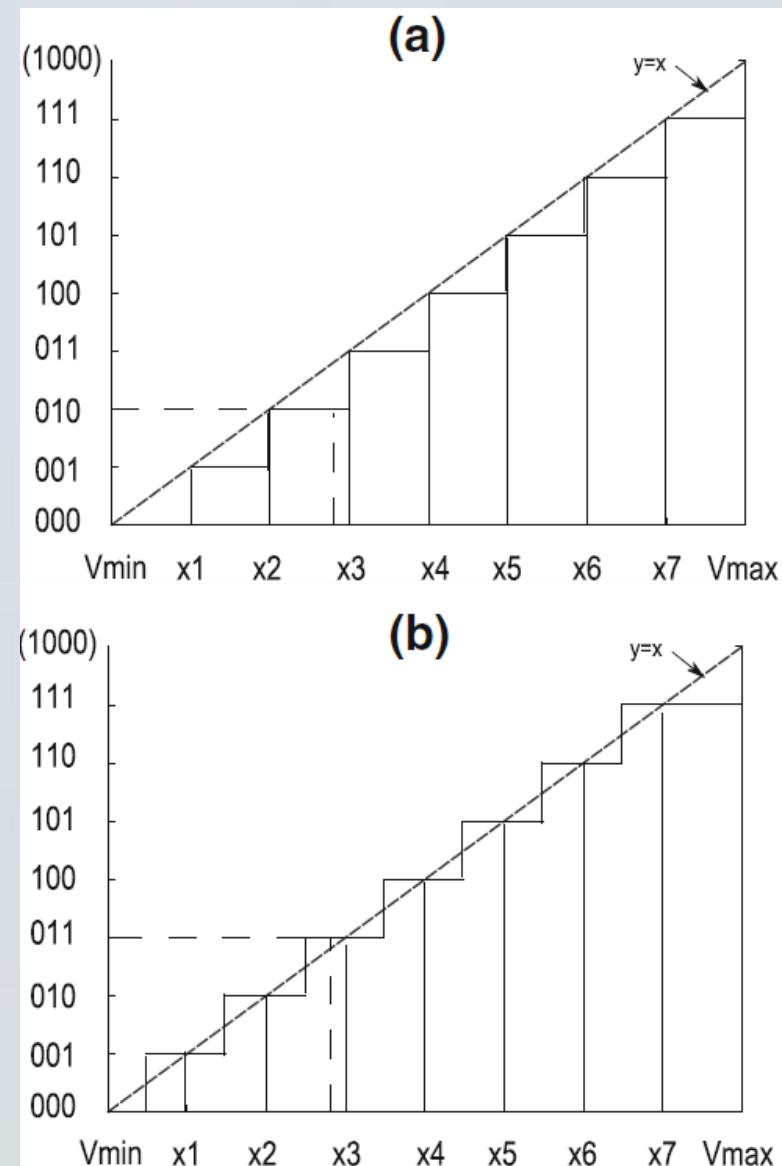
```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# Kvantizacija

- Osim izbora učestanosti odabiranja, neophodno je odabrati veličinu digitalne reči pomoću koje će se vršiti kodovanje odbiraka ulaznog analognog signala
- Korišćenjem  $n$  bita za reprezentaciju vrednosti odbiraka analognog signala ulazni opseg A/D konvertora se deli na  $2^n$  intervala, odnosno kvantizacionih nivoa
- Svaka vrednost analognog signala koja „upada“ u isti interval, biće kodovana istom digitalnom rečju, što će neminovno dovesti do greške prilikom reprezentacije analognog signala,

greška\_kvantizacije = vrednost\_analognog\_signala – kvantizacioni\_nivo

- Da bi se smanjila maksimalna greška kvantizacije, intervali kvantizacije se obično biraju tako da su svi intervali, osim prvog i poslednjeg jednaki i iznose  $\Delta$ , prvi iznosi  $1/2\Delta$ , a poslednji  $3/2\Delta$ , što je prikazano na slici b)
- Na ovaj način, sa izuzetkom poslednjeg intervala, greška kvantizacije za sve ostale je  $\pm 1/2\Delta$



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

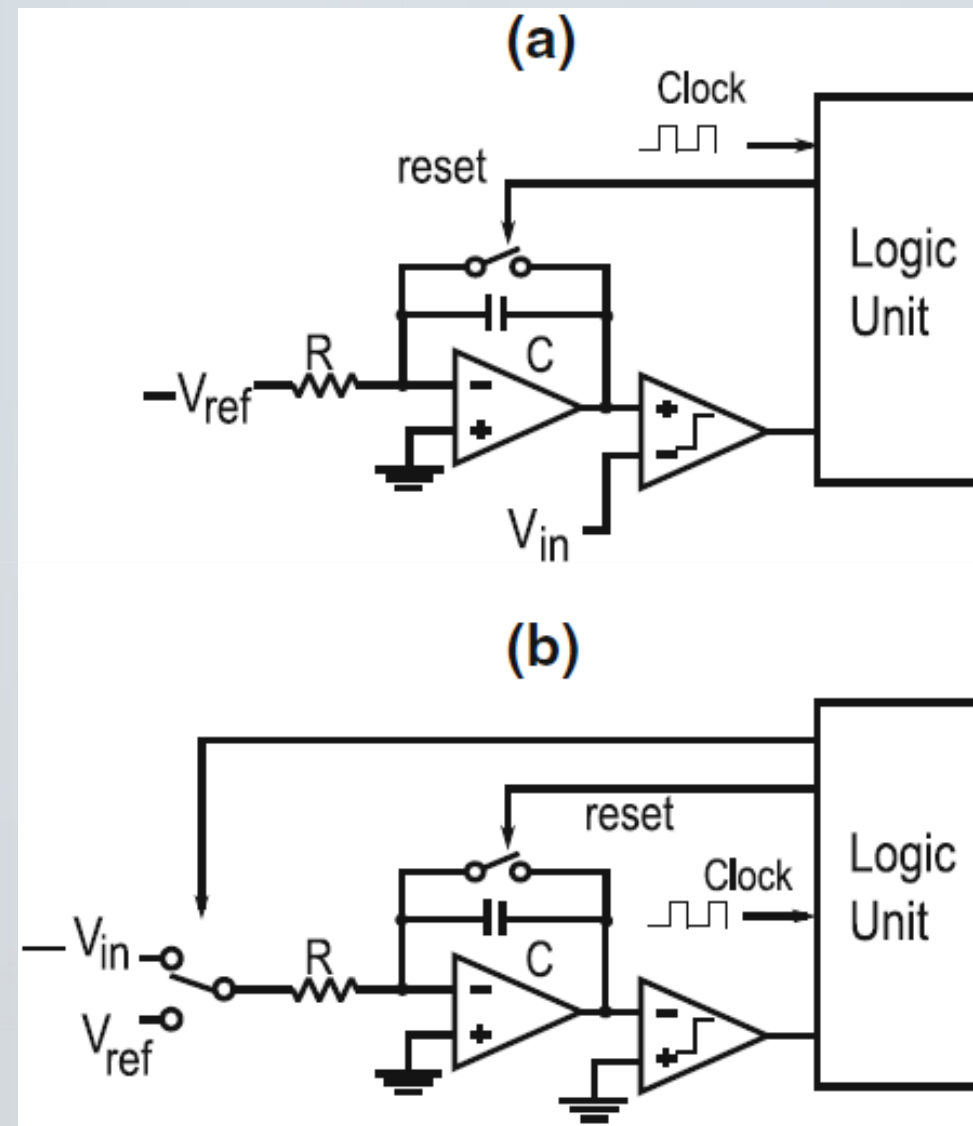
# Vrste A/D konvertora

- U praksi postoji veliki broj različitih vrsta A/D konvertora, pri čemu su najčešći sledeći tipovi:
  - **Flash ADC** – najbrži tip A/D konvertora, iako su limitirani u pogledu rezolucije na maksimalno 8 bita. Vreme konverzije ne zavisi od rezolucije niti od veličine ulaznog analognog signala. Imaju veliku potrošnju.
  - **ADC sa protočnom obradom (Pipelined ADC)** – dobra alternativa flash A/D konvertorima sa brzinama konverzije do 100 Msps (Mega samples/sec). Imaju veću rezoluciju i manju potrošnju od flash A/D konvertora.
  - **ADC sa sukcesivnom aproksimacijom** – dobra alternativa za aplikacije koje zahtevaju srednji opseg rezolucije, kao u slučaju ADC sa protočnom obradom, ali sa još manjom potrošnjom. Međutim, brzina konverzije je znatno manja, oko 5 Msps i opada kako raste rezolucija.
  - **Sigma delta ADC** – omogućavaju najveću rezoluciju, od 16 do 26 bita. Sporiji su od ADC sa sukcesivnom aproksimacijom.
  - **Integrišući ADC (Slope ADC)** – najsporiji tip A/D konvertora. Odlični su za konverziju DC signala i imaju jako malu potrošnju.

```
shift_reg = unsigned(inp);  
else if (en = 1) then
```

# A/D konvertor na principu integracije I

- Predstavljaju najjednostavniji tip A/D konvertora
- Postoje dve verzije ovih konvertora:
  - sa jednostrukim nagibom, slika a),
  - sa dvostrukim nagibom, slika b)
- U oba slučaja integrišući A/D konvertor sastoji se od kola za integriranje (formiranog korišćenjem operacionog pojačavača), naponskog komparatora, brojača i upravljačke jedinice
- U slučaju varijante sa jednostrukim nagibom, kontrolna jedinica resetuje integrator (zatvara prekidač) i brojač, a zatim započinje brojanje i proces integracije
- Brojanje se zaustavlja u trenutku kada izlaz integratora dostigne vrednost ulaznog napona,  $V_{in}$



# A/D konvertor na principu integracije II

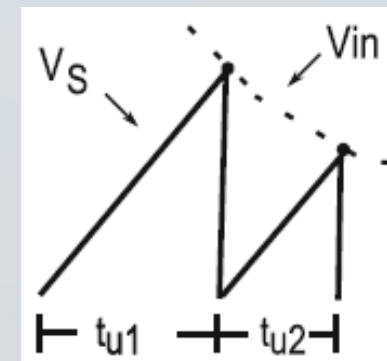
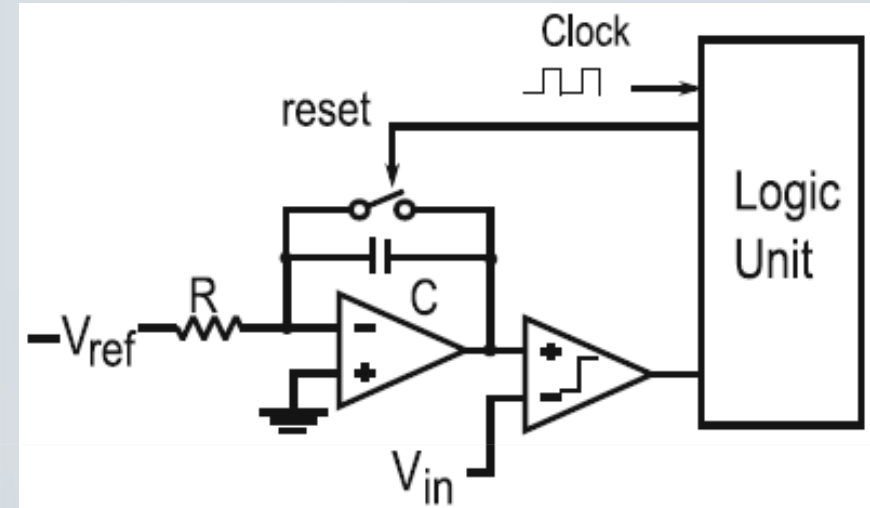
- Vrednost napona na izlazu integratora data je sledećim izrazom

$$V_{int\_out}(t) = \frac{V_{REF}}{RC} \cdot t$$

- U trenutku  $t_u$ , kada vrednost na izlazu integratora dostigne vrednost ulaznog analognog napona, zaustavlja se brojač
- Vrednost brojačkog registra biće proporcionalna vremenu integracije, odnosno vrednosti ulaznog analognog signala

$$t_u = \frac{RC}{V_{REF}} \cdot V_{in}$$

- Glavni nedostatak A/D konvertora sa jednostrukim nagibom je zavisnost konvertovane vrednosti ulaznog napona od parametara R i C



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# A/D konvertor na principu integracije III

- Ovaj nedostatak eliminisan je u slučaju A/D konvertora sa dvostrukim nagibom
- U prvoj fazi konverzije upravljačka jedinica na ulaz integratora dovodi negativnu vrednost ulaznog napona  $V_{in}$  i vrši proces integracije tokom fiksnog vremena  $t_{uf}$

- Nakon vremena  $t_{uf}$  vrednost napona na izlazu integratora biće data sledećim izrazom

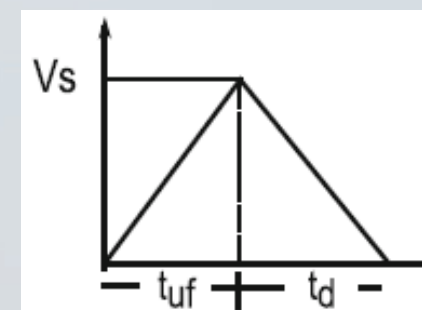
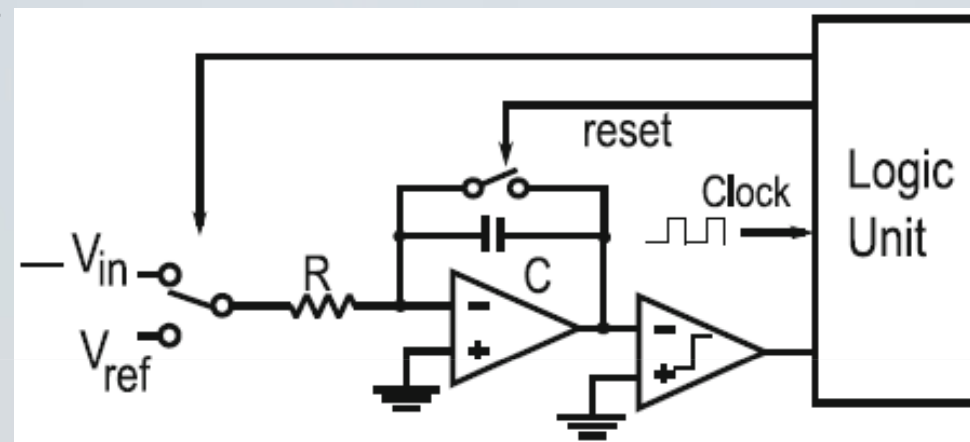
$$V_S = \frac{V_{in}}{RC} \cdot t_{uf}$$

- Nakon toga upravljačka jedinica menja vrednost ulaznog napona integratora na  $V_{REF}$  i meri vreme  $t_d$ , potrebno da napon na izlazu integratora dostigne vrednost 0V

$$t_d = \frac{RC}{V_{REF}} \cdot V_S$$

- Kombinujući prethodna dva izraza dolazimo da veze ulaznog napona i izmerenih intervala  $t_{uf}$  i  $t_d$

$$V_{in} = \frac{t_d}{t_{uf}} \cdot V_{REF}$$



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# A/D konvertor sa sukcesivnom aproksimacijom I

- Najveći nedostatak integrišućih A/D konvertora je njihovo dugačko vreme konverzije
- U slučaju da je neophodna veća brzina konverzije mogu se koristiti A/D konvertori sa sukcesivnom aproksimacijom
- Kod ove vrste konvertora, tokom  $n$  koraka, određuju se vrednosti  $n$  bita digitalne reči koja će biti pridružena tekućoj vrednosti ulaznog analognog signala, počevši od bita najveće značajnosti (MSB) do bita najmanje značajnosti (LSB)
- U svakom koraku ulazni analogni signal upoređuje se sa vrednošću internog analognog signala koja zavisi od tekuće vrednosti sukcesivnog aproksimativnog registra

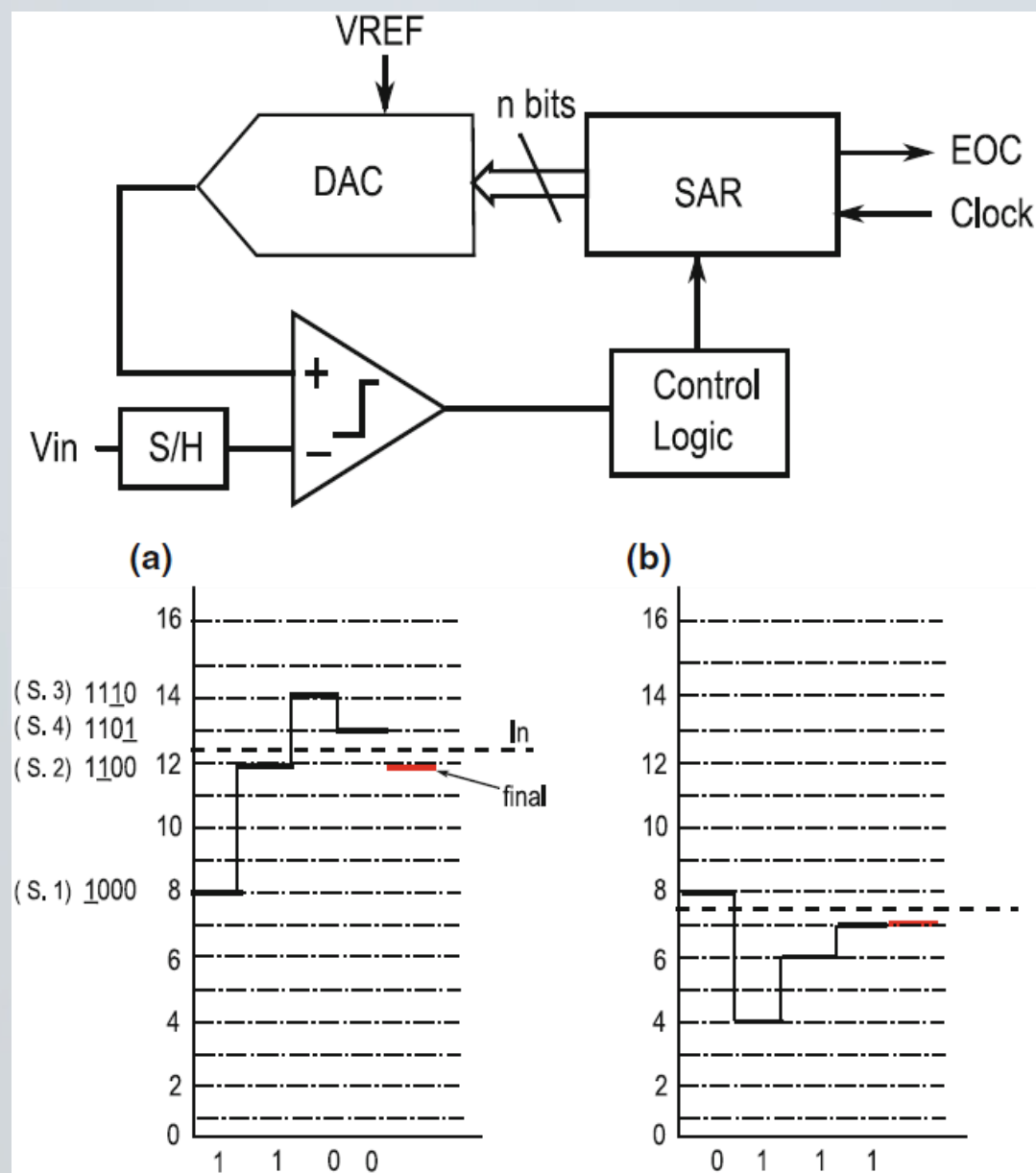
```
shift_reg <= unsigned (inp);  
elsif (en = '1') then
```





# A/D konvertor sa sukcesivnom aproksimacijom III

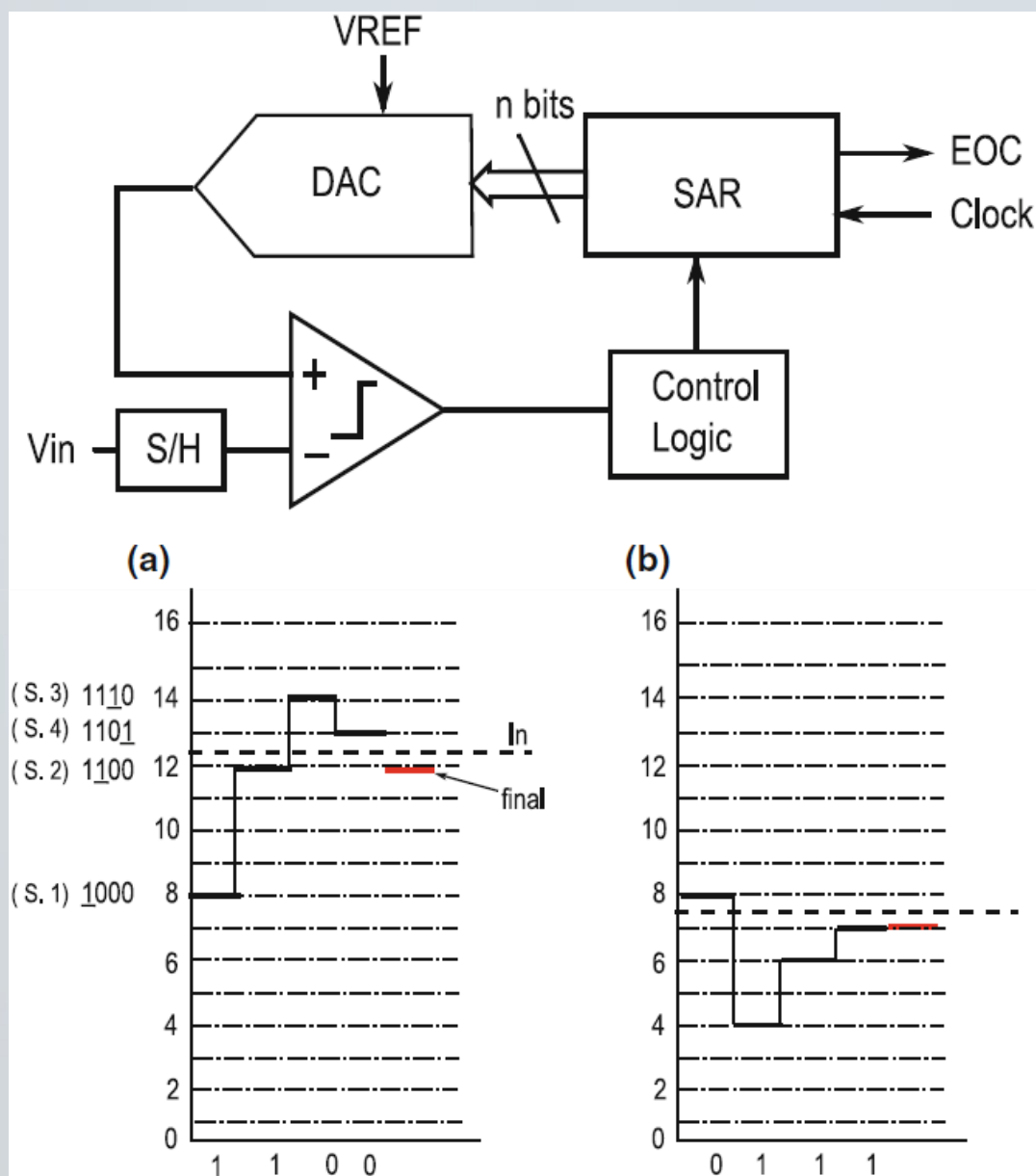
- U ciklusu  $n=2$ , upravljačka jedinica u SAR registar upisuje vrednost 1100
- Ova vrednost se konvertuje u D/A konvertoru i upoređuje sa vrednošću ulaznog analognog signala,  $V_{in}$
- Obzirom da je vrednost ulaznog signala sa slike a) i dalje veća od tekuće vrednosti na izlazu DAC modula, vrednost SAR registra se zadržava
- U ciklusu  $n=3$ , upravljačka jedinica u SAR registar upisuje vrednost 1110
- Ova vrednost se konvertuje u D/A konvertoru i upoređuje sa vrednošću ulaznog analognog signala,  $V_{in}$
- Sada je vrednost ulaznog signala sa slike a) i manja od tekuće vrednosti na izlazu DAC modula, tako da upravljačka jedinica upisuje prethodnu vrednost u SAR registar, 1100



# A/D konvertor sa sukcesivnom aproksimacijom IV

- Na kraju, u ciklusu  $n=4$ , upravljačka jedinica u SAR registar upisuje vrednost 1101
- Ova vrednost se konvertuje u D/A konvertoru i upoređuje sa vrednošću ulaznog analognog signala,  $V_{in}$
- Obzirom da je vrednost ulaznog signala sa slike a) manja od tekuće vrednosti na izlazu DAC modula, upravljačka jedinica ponovo u SAR registar upisuje prethodnu vrednost, 1100
- Obzirom da je reč o 4-bitnom A/D konvertoru, proces konverzije se završava i konvertoravana vrednost koja odgovara trenutnoj vrednosti ulaznog analognog signala iznosi

$$V_{in} = 1100$$



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

```
entity test_shift is
  generic ( width : integer := 17 );
  port ( clk : in std_ulogic;
        reset : in std_ulogic;
        load : in std_ulogic;
        en : in std_ulogic;
        outp : out std_ulogic );
end test_shift;
```

# Digitalno-analogni konvertori

```
shifter : process ( reset )
begin
  if ( reset = '0' ) then
    shift_reg <= (others => '0');
  elsif rising_edge ( clk ) then
    if ( load = '1' ) then
      shift_reg <= unsigned ( inp );
    elsif ( en = '1' ) then
```

# Digitalno-analogni konvertori

- Digitalno-analogni konvertor (DAC) na svom ulazu prihvata digitalnu reč dužine  $n$  bita na osnovu koje na svom izlazu generiše odgovarajuću analognu vrednost koja odgovara ovoj digitalnoj reči
- Sama konverzija odvija se prema sledećoj formuli

$$V_{out} = K \cdot \frac{N_D}{2^n} \cdot V_{REF}$$

- gde je  $N_D$  decimalni ekvivalent ulazne digitalne reči,  $V_{REF}$  referentni napon koji ujedno predstavlja maksimalnu vrednost analognog signala na izlazu D/A konvertora, a  $K$  je konstanta srazmere
- Kao što se iz formule može videti, za rad D/A konvertora neophodno je specificirati referentni napon,  $V_{REF}$
- Savremeni D/A konvertori dozvoljavaju korisniku da specificira vrednost  $V_{REF}$  preko posebnog ulaza u D/A konvertor

```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# Princip rada digitalno-analognog konvertora I

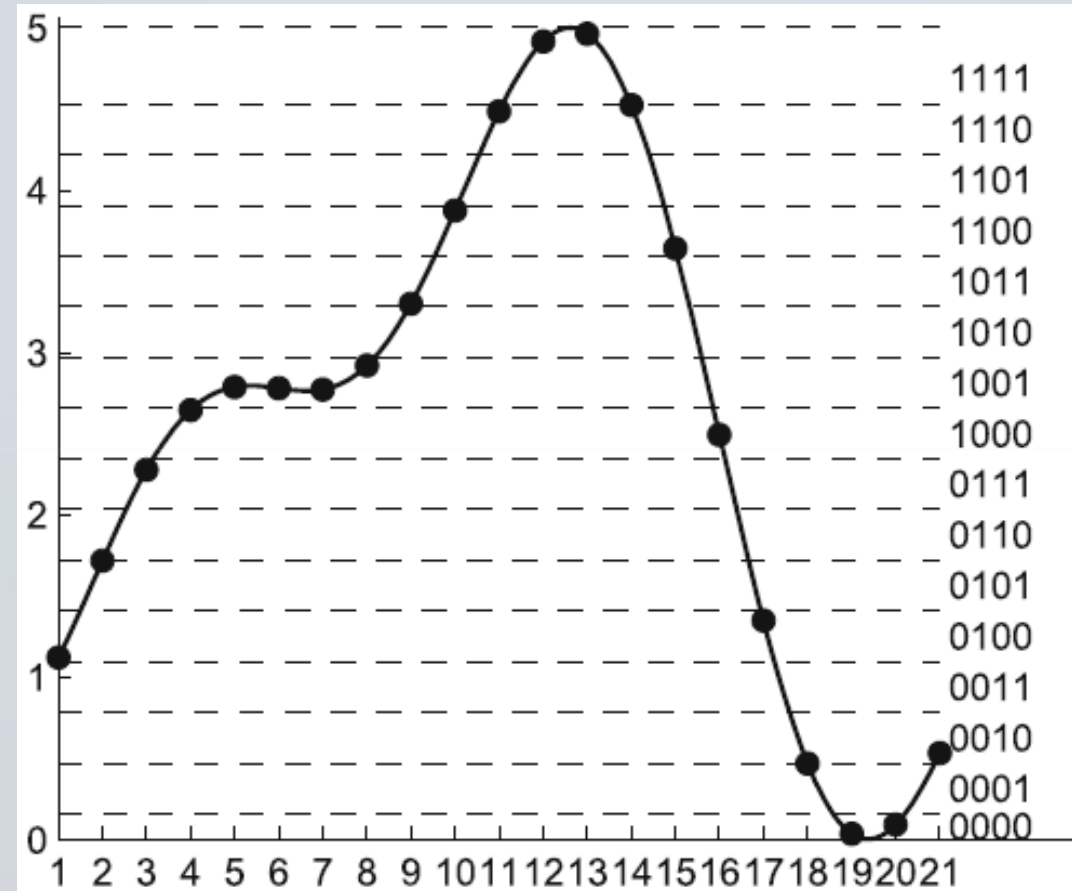
- Princip rada D/A konverzije biće ilustrovan na primeru rekonstrukcije analognog signala koji je bio korišćen za objašnjenje principa A/D konverzije, na slajdovima 29-31

- Nakon izvršene A/D konverzije ulaznog analognog signala sa slike desno, u 21 tački, dobijene su sledeće digitalne reči:

0100, 0101, 0111, 1000,  
1001, 1001, 1001, 1001,  
1011, 1100, 1110, 1111,  
1111, 1110, 1100, 1000,  
0100, 0001, 0000, 0000,  
0010

- Decimalne vrednosti koje odgovaraju ovim digitalnim rečima su:

4, 5, 7, 8, 9, 9, 9, 9, 11, 12, 13,  
15, 15, 14, 12, 8, 4, 1, 0, 0, 2



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# Princip rada digitalno-analognog konvertora II

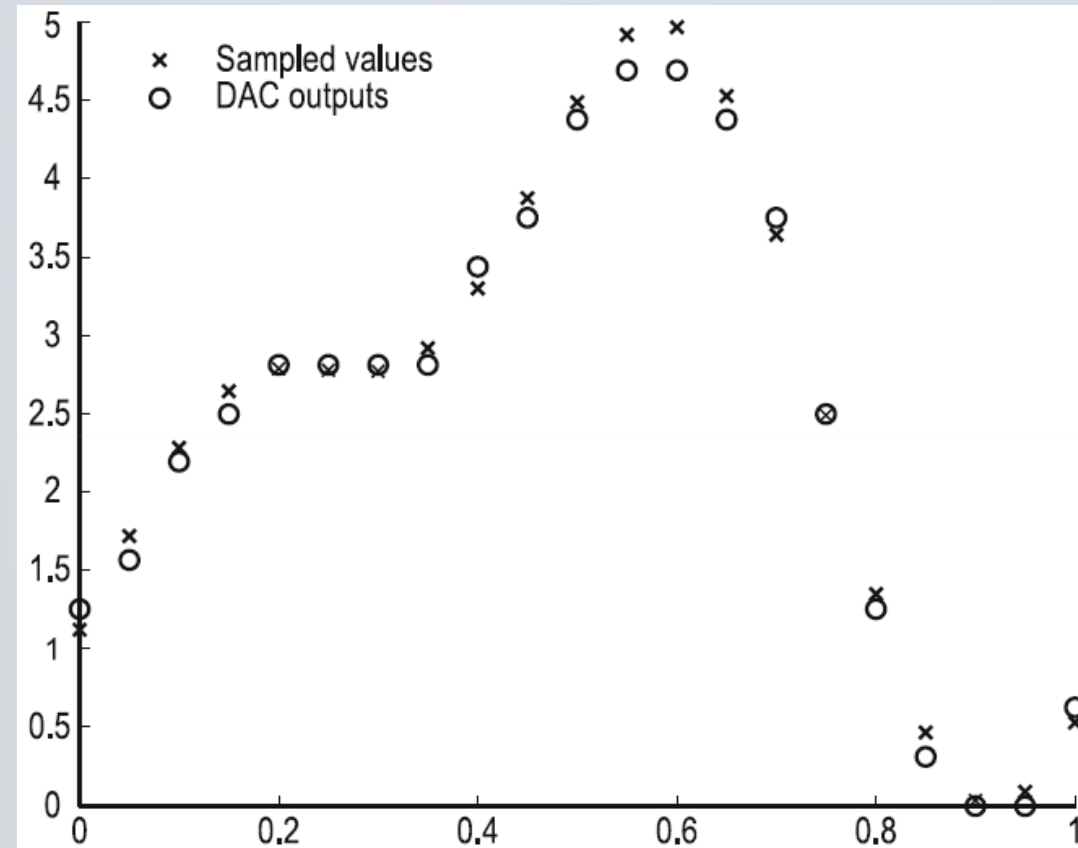
- Ukoliko u procesu D/A konverzije koristimo referentni napon  $V_{REF} = 5V$  i konstantu proporcionalnosti  $K = 1$ , vrednosti rekonstruisanog analognog napona na izlazu D/A konvertora za svaku od 21 digitalne reči prikazane su na slici desno

- Na primer, vrednost rekonstruisanog analognog napona za prvu digitalnu reč, 4, biće

$$V_{out} = 1 \cdot \frac{4}{16} \cdot 5V = 1.25V$$

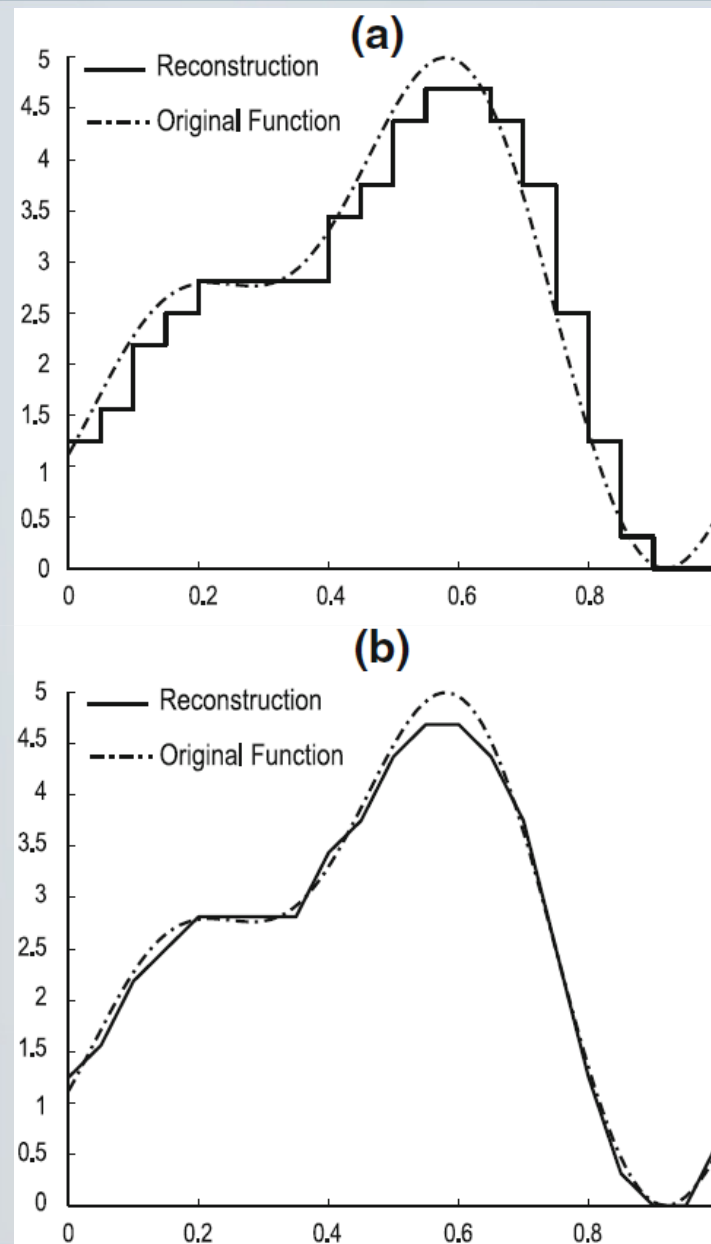
- Iako je oblik rekonstruisanog analognog signala sličan originalnom, ipak postoje izvesna odstupanja između tačaka rekonstruisanog signala i originalnog signala
- Na primer, tačna vrednost analognog signala u tački  $t=0$  iznosi  $1.1196V$ , a rekonstruisana iznosi  $1.25V$ , što daje grešku od  $0.1304$
- Ova greška je zapravo greška kvantizacije, i nalazi se unutar intervala

$$1/2 \cdot V_{REF} / 2^n = 5/32 = 0.15625$$



# Princip rada digitalno-analognog konvertora III

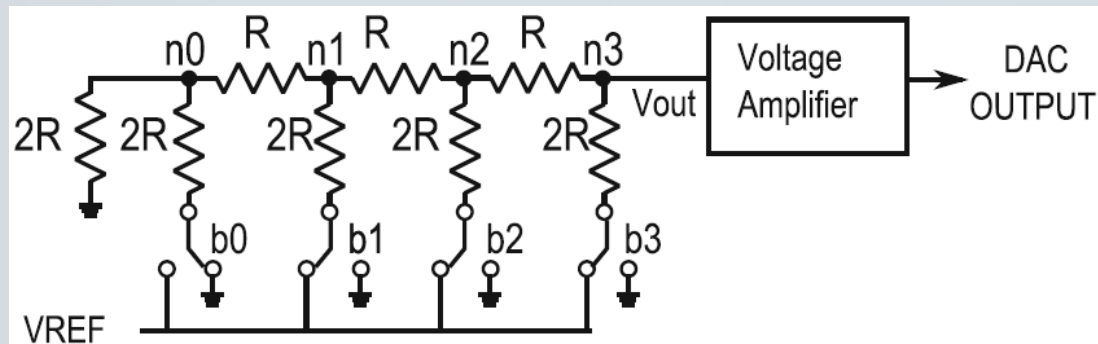
- Za sada je rekonstruisani analogni signal, zapravo diskretni signal koji ima vrednosti iz skupa realnih brojeva ali samo u diskretnim trenucima vremena
- Da bi smo rekonstruisali analogni signal u potpunosti, moramo nekako „popuniti“ nedostajuće vrednosti između svaka dva odbirka
- Najjednostavniji način da se ovo uradi je da se nedostajuće vrednosti izjednače se vrednošću prethodnog odbirka, kao što je prikazano na slici a)
- Ovakav signal ne predstavlja dovoljno kvalitetnu rekonstrukciju originalnog analognog signala, te se on propušta kroz takozvani rekonstruktivni (*smoothing*) filter
- Način na koji se vrši ovo filtriranje može biti raznolik, na slici b) prikazana je jedna moguća implementacija koja svaka dva sukcesivna odbirka spaja pravom linijom



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```

# R-2R lestvičasti D/A konvertor

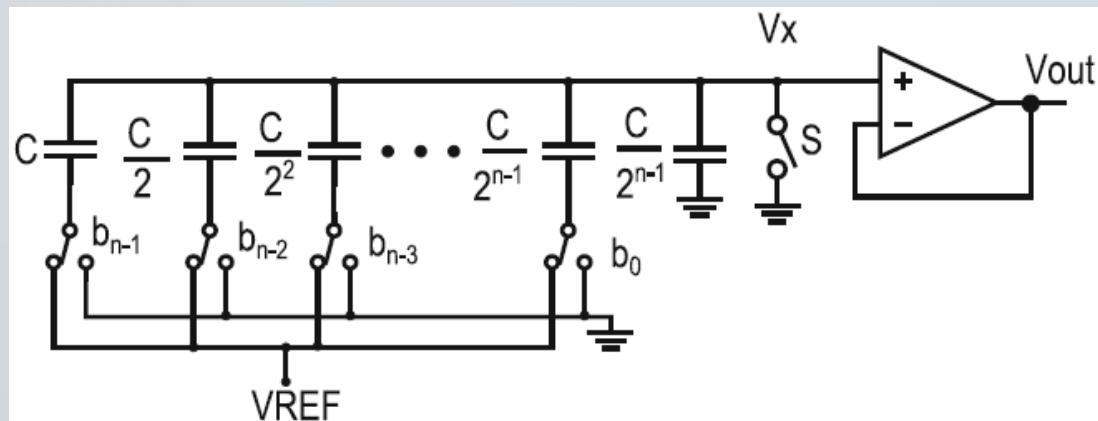
- Na slici desno prikazan je 4-bitni lestvičasti D/A konvertor
- U zavisnosti od vrednosti individualnih bita 4-bitne reči, prekidači  $b_0, b_1, b_2, b_3$  se nalazi u jednom od dva moguća položaja koji otpornike, otpornosti  $2R$  spajaju ili na masu (ako je odgovarajući bit  $b_i = 0$ ) ili na vrednost izabranog referentnog napona (ako je  $b_i = 1$ )



- U opštem slučaju, formula koja pokazuje kako se menja vrednost izlaznog analognog napona u zavisnosti od vrednosti individualnih bita unutar n-bitne ulazne digitalne reči, ima sledeći oblik

$$V_{out} = \frac{V_{REF}}{2^n} (2^{n-1} b_{n-1} + 2^{n-2} b_{n-2} + \dots + 2b_1 + b_0)$$

- U praksi se češće koristi implementacija bazirana na korišćenju mreže kondenzatora, prikazana na slici dole, zbog lakše fabrikacije u CMOS tehnologiji



```
shift_reg <= unsigned(inp);  
elsif (en = '1') then
```



```
entity test_shift is
  generic ( width : integer := 17 )
```

```
    shift_reg <= unsigned (inp);
  elsif ( en = '1' ) then
```