

### **Domaći zadatak 3** [5 bodova]

[sreda 18:30]

U programabilnoj logici Zynq SoC-a, realizovano je Xilinx-ovo AXI Timer IP jezgro. Ono radi na frekvenciji od 100Mhz, te se konfiguriše pomoću AXI Lite interfejsa. Informacije o početnoj adresi i broju prekida se nalaze u stablu uređaja.

Konfigurisati AXI Timer IP jezgro da radi u “cascade” modu, gde su dva 32-bitna tajmera spojena u jedan 64-bitni. Iskoristiti ovako konfigurisano AXI Timer IP jezgro za realizaciju tajmera (odbrojavanja). Trenutno vreme se nalazi u registrima TCR0 i TCR1 Timer IP jezgra.

Pri uključivanju *timer* drajvera, on je inicijalno zaustavljen, te ne broji.

Ukoliko se pošalje komanda: `echo “dd:hh:mm:ss” > /dev/timer` - string se parsira kao broj dana, sati, minuta i sekundi koje tajmer treba da odbroji. To vreme se konvertuje u broj mašinskih ciklusa tajmera, te se upisuje u registre TCR0 i TCR1.

Ukoliko se pošalje komanda: `echo “start” > /dev/timer` - tajmer kreće da broji na niže (odbrojava od upisane vrednosti ka nuli).

Ukoliko se pošalje komanda: `echo “stop” > /dev/timer` - tajmer prestaje da odbrojava.

Moguće je nakon zaustavljanja pomoću “stop” komande, ponovo pokrenuti tajmer pomoću “start” komande, pri čemu tajmer samo nastavlja da odbrojava gde je stao.

Čitanje iz drajvera je potrebno realizovati u read funkciji, npr: `cat /dev/timer`

Pri čitanju se u terminalu ispisuje preostalo vreme u formatu:

dani : sati : minute : sekunde

Na primer:

0 : 1 : 5 : 59

Kada se odbroji do nule, u prekidnoj rutini se tajmer zaustavlja, te samo ispisuje poruku upozorenja “Isteklo vreme” pomoću *printk* funkcije.