

2020/21/22/23/24 Pitanja iz predmeta

Napredni mikroprocesorski sistemi

I deo

1. Kako glasi Murov zakon? Šta se u savremeno doba dešava i da li postoje nagoveštaji o promenama Murovog zakona?
2. Objasniti problem "memorijskog zida".
3. Objasniti problem "zida snage".
4. Objasniti razloge zbog kojih se učestanost takta procesora i magistrala ne menjaju značajno već nekoliko godina.
5. Objasniti razliku između CPU i GPU.
6. Objasniti hijerarhiju memorija i nacrtati generalnu hijerarhiju vrsta memorija u računarstvu i navesti tipične veličine i brzine.
7. Navesti neke od početnih ideja za rešavanje problema uskog grla memorija-procesor.
8. Objasniti šta su i kako se računaju CPI, MIPS i koja mera računanja performansi je objektivna.
9. Nabrojati osnovne klase ISA, nacrtati ih i ukratko objasniti.
10. Nabrojati vrste instrukcija prema broju operanada i koje pripadaju kojoj klasi ISA.
11. Upariti date slike tipova adresiranja sa njihovim nazivom.
12. Navesti neke prednosti RISC-V ISA u odnosu na druge (npr. MIPS, ARM, Sparc itd.)?
13. Koje tipove instrukcija podržava RISC-V? Nacrtati format svake sa označenim glavnim poljima.
14. Navesti osnovne karakteristike RISC-V mikroprocesora.
15. Koliko adresnih modova ima RISC-V? Nacrtati i objasniti.
16. Nacrtati osnovni datapath za RISC-V (bez kontrolnih signala).
17. Koliko faza protočne obrade ima RISC-V i koje su to?
18. Nacrtati apstraktni grafički izgled RISC-V protočne obrade i objasniti faze.
19. Uporediti *single cycle* i *pipelined* RISC-V. Zbog čega se *multicycle* i *single cycle* praktično ne koriste?
20. Šta je sve potrebno promeniti u datapathu da bi od *single-cycle* arhitekture mogli da dobijemo arhitekturu sa protočnom obradom?
21. Koliki se *speed-up* očekuje od primene protočne obrade i zašto se u praksi nikada ne dostiže ta vrednost.
22. Objasniti suštinu protočne obrade i navesti bar jedan primer. Zašto se pojavljuju hazardi?
23. Objasniti suštinu hazarda i navesti tipove hazarda u protočnoj obradi.
24. Objasniti strukturalne hazarda.
25. Objasniti sve vrste hazarda usled zavisnosti podataka.
26. Zašto WAR i WAW tip hazarda podataka nije moguć kod RISC-V?
27. Objasniti upravljačke hazarda.
28. Objasniti *forwarding* metodu za razrešenje hazarda RAW tipa i navesti primer.
29. Navesti i ukratko objasniti statičke metode za smanjenje uticaja hazarda programskih skokova.
30. Navesti i objasniti dinamičke metode za smanjenje uticaja hazarda programskih skokova.
31. Objasniti suštinu dinamičkog određivanja redosleda izvršavanja instrukcija.
32. Objasniti metodu odmotavanja petlji, koji benefit se dobija?
33. Objasniti razliku između algoritama sa 1 i 2-bitu u tabeli za predviđanje.
34. Nacrtati format polja prihvatne stanice za aritmetičke instrukcije i objasniti polja.
35. Nacrtati format polja prihvatne stanice za memorijske instrukcije i objasniti polja.
36. Objasniti Tomasulov algoritam za dinamičko određivanje redosleda izvršavanja instrukcija.

II deo

37. Objasniti spekulativno izvršavanje instrukcija.
38. Čemu služi *Reordering Buffer*?
39. Navesti i objasniti koje 4 faze ima svaka instrukcija kod spekulativnog izvršavanja.
40. Navesti tri načina za istovremeno izvršavanje instrukcija i šta je njihov cilj.
41. Objasniti superskalarne mikroprocesore sa statičkim određivanjem redosleda instrukcija.
42. Objasniti superskalarne mikroprocesore sa dinamičkim određivanjem redosleda instrukcija.
43. Objasniti princip rada mikroprocesora sa veoma dugačkim instrukcijama.
44. Vektorski mikroprocesori.

45. Objasniti odnos istovremenog izvršavanja instrukcija sa CPI i IPC.
46. Objasniti principe lokalnosti i načine preslikavanja kod skrivenih memorija.
47. Objasniti implementiranje direktnog preslikavanja kod skrivenih memorija.
48. Objasniti šta je i čemu služi direktorijum?
49. Objasniti implementiranje asocijativnog kod skrivenih memorija.
50. Objasniti implementiranje kombinovanog preslikavanja (*Set Associate*) kod skrivenih memorija.
51. Uporediti sve vrste preslikavanja kod skrivenih memorija.
52. Objasniti kojim metodama se rešava problem upisa u skrivenu memoriju.
53. Navesti algoritme zamene pri radu sa skrivenom memorijom i ih ukratko objasniti.
54. Objasniti šta je ilustrovano tzv. memorijskom planinom?
55. Zašto se radi *prefetching*?
56. Šta je, kada i gde se radi *prefetching*?
57. Kako se radi *prefetching*? Objasniti razlike, prednosti, mane.
58. Objasniti šta je to virtualna memorija (VM) i koja je njena uloga u savremenim računarskim sistemima.
59. Navesti razloge zbog kojih se uvodi VM i objasniti ih.
60. Objasniti VM kao keš memoriju.
61. Objasniti razlike u organizaciji klasične keš memorije realizovane u SRAM i DRAM.
62. Objasniti tabelu stranica.
63. Objasniti primenu VM u upravljanju memorijom.
64. Objasniti primenu VM radi zaštite memorije.
65. Šta je TLB i čemu služi?
66. Celobrojno sabiranje i oduzimanje.
67. Celobrojno množenje.
68. Celobrojno deljenje.
69. Objasniti vrste sistema za predstavu decimalnih brojeva i njihove karakteristike.
70. Navesti osnovne karakteristike IEEE 754 standarda.
71. Objasniti NaN, QNaN i SNaN.
72. Zaokruživanje brojeva u pokretnom zarezu.
73. Objasniti osnovni algoritam za sabiranje/oduzimanje u pokretnom zarezu i navesti primer.
74. Nacrtati blok šemu osnovnog sabirača u pokretnom zarezu i objasniti.
75. Množenje u pokretnom zarezu.