

Pitanja iz prvog dela predmeta

Napredni mikroprocesorski sistemi

1. Kako glasi Murov zakon? Šta se u savremeno doba dešava i da li postoje nagoveštaji o promenama Murovog zakona?
2. Objasniti problem “memorijskog zida” i “zida snage”.
3. Nacrtati generalnu hijerarhiju vrsta memorija u računarstvu i navesti tipične veličine i brzine.
4. Koji je osnovni doprinos EDVAC računara?
5. Navesti neke od početnih ideja za rešavanje problema uskog grla memorija-procesor.
6. Objasniti šta su i kako se računaju CPI i MIPS.
7. Nabrojati osnovne klase ISA i ukratko ih objasniti.
8. Nabrojati vrste instrukcija prema broju operanada i koje pripadaju kojoj klasi ISA.
9. Šta je osnovna prednost RISC-V ISA u odnosu na druge (npr. MIPS, ARM, Sparc itd.)?
10. Koje tipove instrukcija podržava RISC-V? Nacrtati format svake sa označenim glavnim poljima.
11. Navesti osnovne karakteristike RISC-V mikroprocesora.
12. Koliko adresnih modova ima RISC-V? Nacrtati i objasniti.
13. Nacrtati osnovni datapath za RISC-V (bez kontrolnih signala).
14. Koliko faza protočne obrade ima RISC-V i koje su to?
15. Uporediti *single cycle* i *pipelined* RISC-V. Zbog čega se *multicycle* i *single cycle* praktično ne koriste?
16. Šta je sve potrebno promeniti u datapathu da bi od *single-cycle* arhitekture mogli da dobijemo arhitekturu sa protočnom obradom?
17. Koliki se *speed-up* očekuje od primene protočne obrade i zašto se u praksi nikada ne dostiže ta vrednost.
18. Objasniti suštinu protočne obrade i navesti bar jedan primer. Zašto se pojavljuju hazardi?
19. Objasniti suštinu hazarda i navesti tipove hazarda u protočnoj obradi.
20. Objasniti strukturalne hazarde.
21. Objasniti hazarde usled zavisnosti podataka.
22. Objasniti upravljačke hazarde.
23. Objasniti *forwarding* metodu za razrešenje hazarda RAW tipa i navesti primer.
24. Navesti i ukratko objasniti statičke metode za smanjenje uticaja hazarda programskih skokova.
25. Navesti i objasniti dinamičke metode za smanjenje uticaja hazarda programskih skokova.
26. Objasniti suštinu dinamičkog određivanja redosleda izvršavanja instrukcija.
27. Objasniti metodu odmotavanja petlji, koji benefit se dobija?
28. Objasniti razliku između algoritama sa 1 i 2-bitu u tabeli za predviđanje.
29. Nacrtati format polja prihvatne stanice i objasniti polja.
30. Objasniti Tomasulov algoritam za dinamičko određivanje redosleda izvršavanja instrukcija.
31. Objasniti spekulativno izvršavanje instrukcija.
32. Navesti tri načina za istovremeno izvršavanje instrukcija.
33. Objasniti superskalarne mikroprocesore sa statičkim određivanjem redosleda instrukcija.
34. Objasniti superskalarne mikroprocesore sa dinamičkim određivanjem redosleda instrukcija.
35. Objasniti princip rada mikroprocesora sa veoma dugačkim instrukcijama.
36. Objasniti principe lokalnosti i načine preslikavanja kod skrivenih memorija.
37. Objasniti implementiranje direktnog preslikavanja kod skrivenih memorija.
38. Objasniti implementiranje asocijativnog kod skrivenih memorija.
39. Objasniti implementiranje kombinovanog preslikavanja (*Set Associate*) kod skrivenih memorija.